



TUGAS AKHIR - TE141599

**Pengaturan *Tracking* Daya Maksimum dalam Sistem
Pembangkitan Listrik Tenaga Surya dengan Fuzzy
Takagi Sugeno**

Alex Sanjaya Prasetya
NRP 2213 100 012

Dosen Pembimbing
Ir. Rusdhianto Effendi AK., MT.
Ir. Josaphat Pramudijanto, M. Eng

DEPARTEMEN TEKNIK ELEKTRO
Fakultas Teknologi Elektro
Institut Teknologi Sepuluh Nopember
Surabaya 2017

--halaman ini sengaja dikosongkan--



FINAL PROJECT - TE141599

Takagi Sugeno Fuzzy Maximum Power Point Tracking Control of Solar Power Generation Systems

Alex Sanjaya Prasetya
NRP 2213 100 012

Supervisor
Ir. Rusdhianto Effendi AK., MT.
Ir. Josaphat Pramudijanto, M. Eng

DEPARTEMEN TEKNIK ELEKTRO
Fakultas Teknologi Elektro
Institut Teknologi Sepuluh Nopember
Surabaya 2017

--halaman ini sengaja dikosongkan--

PERNYATAAN KEASLIAN TUGAS AKHIR

Dengan ini saya menyatakan bahwa isi sebagian maupun keseluruhan Tugas Akhir saya dengan judul “**Pengaturan *Tracking* Daya Maksimum dalam Sistem Pembangkitan Listrik Tenaga Surya dengan Metode Fuzzy Takagi Sugeno**” adalah benar-benar hasil karya intelektual mandiri, diselesaikan tanpa menggunakan bahan-bahan yang tidak diizinkan dan bukan merupakan karya pihak lain yang saya akui sebagai karya sendiri.

Semua referensi yang dikutip maupun dirujuk telah ditulis secara lengkap pada daftar pustaka. Apabila ternyata pernyataan ini tidak benar, saya bersedia menerima sanksi sesuai peraturan yang berlaku.

Surabaya, 5 Juni 2017



Alex Sanjaya Prasetya
NRP 2213 100 012

--halaman ini sengaja dikosongkan--

**PENGATURAN *TRACKING* DAYA MAKSIMUM DALAM
SISTEM PEMBANGKITAN LISTRIK TENAGA SURYA
DENGAN METODE FUZZY TAKAGI SUGENO**


TUGAS AKHIR

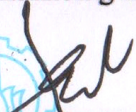
Diajukan Guna Memenuhi Persyaratan
Untuk Memperoleh Gelar Sarjana Teknik
Pada
Bidang Studi Teknik Sistem Pengaturan
Departemen Teknik Elektro
Institut Teknologi Sepuluh Nopember

Menyetujui

Dosen Pembimbing I,

Dosen Pembimbing II,


Ir. Rusdianto Effendi AK., MT.
NIP. 195704241985021001


Ir. Josaphat Pramudijanto, M.Eng.
NIP. 196210051990031003

**SURABAYA
JULI, 2017**



--halaman ini sengaja dikosongkan--

Pengaturan *Tracking* Daya Maksimum dalam Sistem Pembangkitan Listrik Tenaga Surya dengan Metode Fuzzy Takagi Sugeno

Nama : Alex Sanjaya Prasestia
Pembimbing : Ir. Rusdhianto Effendi AK., MT.
Ir. Josaphat Pramudijanto, M.Eng.

ABSTRAK

Pada sistem pembangkitan listrik tenaga surya, terutama yang bersifat stand-alone, performansi dari panel surya sebagai sumber arus sangat bergantung pada tiga faktor yaitu *irradiance*, temperatur panel, dan profil beban. Sifat *irradiance* dan temperatur panel yang tergantung cuaca ini menyebabkan performansi yang terkait dengan daya maksimum yang mampu diberikan oleh panel surya berubah. Profil beban sebabkan panel surya hanya hasilkan daya sesuai apa yang beban butuhkan, bukan pada titik maksimumnya. Pengaturan daya untuk mencapai titik maksimum memerlukan suatu aktuator berupa Konverter *Buck* yang mampu mengatur tegangan yang dibangkitkan panel sebagai variabel kontrol dalam pencapaian daya maksimum. Dengan adanya faktor-faktor yang berubah-ubah, pemodelan matematis dari sistem dan aktuator dalam proses mengoptimalkan performansi sistem untuk menghasilkan daya yang maksimum menjadi tidak linear. Maka untuk melinearisasi sistem pada parameter-parameter tersebut dapat digunakan Fuzzy Takagi Sugeno sehingga dapat dirancang kontroler berbasiskan model terhadap sistem yang telah terlinearisasi dengan metode *pole placement*. Hasil implementasi yang didapat, sistem memiliki respon transien dengan *time constant* 2,1187s pada implementasi medekati karakteristik desain yang diinginkan yaitu pada *pole* dominan di -0,5.

Kata Kunci: Panel Surya, Konverter *Buck*, Fuzzy, Fuzzy Takagi Sugeno, *Maximum Power Point Tracker*, *Arduino to MATLAB SIMULINK Support Package*

--halaman ini sengaja dikosongkan--

Takagi Sugeno Fuzzy Maximum Power Point Tracking Control of Solar Power Generation Systems

Name : Alex Sanjaya Prasetya
Supervisor : Ir. Rusdhianto Effendi AK., MT.
Ir. Josaphat Pramudijanto, M.Eng.

ABSTRACT

In stand-alone solar power generation systems, the photovoltaic performance depends on some factors which are irradiance, panel temperature, and the characteristic of the load. The irradiance and panel temperature themselves change with the weather which make the performance of the highest power that can be produced by the panel easily change likewise. Furthermore, the characteristic of the load makes the photovoltaic only be able to produce the power in the exact level of the load needed which is not the highest level it can reach in that condition.

The power control to reach the maximum power point needs Buck Converter as the actuator that can control the generated voltage of the panel as a control variable to get the maximum power. With the variatively changing factors, the mathematical modelling of the system and the actuator to optimalize the performance of panel in producing the maximum power becomes non-linear. Therefore, Takagi Sugeno Fuzzy is used to linearize the system and the pole placement then is used to design the controller. As the result, the transient response of the system has 2.1187s as the time constant which is close to the design characteristic with the dominant pole equal to -0.5.

Key Word: Photovoltaic, Buck Converter, Fuzzy, Takagi Sugeno Fuzzy, Maximum Power Point Tracker, Arduino to MATLAB SIMULINK Support Package

--halaman ini sengaja dikosongkan--

KATA PENGANTAR

Puji syukur dihaturkan kepada Tuhan Yang Maha Esa karena atas berkat dan rahmat-Nya, buku Tugas Akhir ini dapat terselesaikan. Tugas akhir ini disusun untuk memenuhi sebagian persyaratan guna menyelesaikan pendidikan Strata-1 pada Bidang Studi Teknik Sistem Pengaturan, Departemen Teknik Elektro, Fakultas Teknologi Elektro, Institut Teknologi Sepuluh Nopember Surabaya. Buku dengan judul **“Pengaturan *Tracking* Daya Maksimum dalam Sistem Pembangkitan Listrik Tenaga Surya dengan Metode Fuzzy Takagi Sugeno”** dipersembahkan juga untuk kemajuan riset dan teknologi khususnya di Institut Teknologi Sepuluh Nopember.

Ungkapan terima kasih juga disampaikan atas bantuan-bantuan yang telah diberikan selama pengerjaan tugas akhir ini yaitu kepada:

1. Tuhan Yang Maha Esa yang telah membimbing dan menuntun langkah demi langkah pengerjaan Tugas Akhir ini.
2. Orang tua yang memberikan dukungan dan doa dalam pengerjaan tugas ini.
3. Dosen Pembimbing 1, Bapak Ir. Rusdhianto Effendi AK., MT. atas tuntunan pengerjaan simulasi dan impementasi serta dukungannya.
4. Dosen Pembimbing 2, Bapak Ir. Josaphat Pramudijanto, M. Eng atas fasilitas dan bimbingan dalam pengerjaan implementasi dan simulasi
5. Bapak Dr. Ir. Mochammad Rameli atas dukungan, bimbingan, dan pengarahan awal dalam pengerjaan proposal dan tahap awal dari pengerjaan tugas akhir ini

Penulis menyadari terdapatnya kesalahan dan kekurangan-kekurangan selama pengerjaan tugas akhir ini. Kritik dan saran merupakan suatu dukungan yang diharapkan dari penulis untuk perkembangan menjadi lebih baik di masa yang akan datang. Besar diharapkan pengerjaan tugas akhir ini mampu memberi manfaat dan referensi dalam penelitian yang lebih lanjut.

Surabaya, 5 Juni 2017

Penulis

--halaman ini sengaja dikosongkan--

DAFTAR ISI

| | |
|--|--------|
| HALAMAN JUDUL..... | i |
| HALAMAN JUDUL..... | iii |
| PERNYATAAN KEASLIAN TUGAS AKHIR..... | v |
| HALAMAN PENGESAHAN..... | vii |
| ABSTRAK..... | ix |
| <i>ABSTRACT</i> | xi |
| KATA PENGANTAR | xiii |
| DAFTAR ISI..... | xv |
| DAFTAR GAMBAR | xvii |
| DAFTAR TABEL..... | xix |
| BAB I PENDAHULUAN | 1 |
| 1.1 Latar Belakang | 1 |
| 1.2 Perumusan Masalah | 2 |
| 1.3 Batasan Masalah..... | 2 |
| 1.4 Tujuan | 2 |
| 1.5 Metodologi | 2 |
| 1.6 Sistematika Laporan..... | 3 |
| 1.7 Relevansi..... | 4 |
| BAB II TEORI PENUNJANG..... | 5 |
| 2.1 Panel Surya..... | 5 |
| 2.2 Konverter DC-DC | 8 |
| 2.2.1 Pulse Width Modulation (PWM) | 8 |
| 2.2.2 Konverter <i>Buck</i> | 9 |
| 2.3 Fuzzy Takagi Sugeno | 11 |
| 2.3.1. Logika Fuzzy..... | 11 |
| 2.3.2 Fuzzy Takagi Sugeno | 16 |
| 2.4 Diskritisasi <i>State-Space</i> Kontinyu | 17 |
| 2.5 <i>Pole Placement</i> | 19 |
| 2.6 Sistem Augmentasi Servo | 20 |
| 2.6.1 Sistem Augmentasi Servo Kontinyu | 20 |
| 2.6.2 Sistem Augmentasi Servo Diskrit | 21 |
| BAB III PERANCANGAN SISTEM | 23 |
| 3.1 Identifikasi Permasalahan | 23 |
| 3.2 Pemodelan Matematika | 25 |

| | |
|--|--------|
| 3.3 Pemodelan Fuzzy Takagi-Sugeno | 26 |
| 3.4 Perancangan Analitik..... | 29 |
| 3.4.1 Perancangan Kontroler Kontinyu | 29 |
| 3.4.2 Perancangan Kontroler Diskrit | 32 |
| 3.4.3 Program Simulasi | 34 |
| 3.5 Perancangan <i>Hardware</i> | 41 |
| 3.5.1 Panel Surya Gama Solar 50P-36..... | 41 |
| 3.5.2 Konverter <i>Buck</i> XL4015..... | 42 |
| 3.5.3 Sensor | 44 |
| 3.5.4 DAC MCP4725 | 46 |
| 3.5.5 Program Implementasi | 46 |
| BAB IV HASIL SIMULASI DAN IMPLEMENTASI | 53 |
| 4.1 Hasil Simulasi Domain Kontinyu | 53 |
| 4.2 Hasil Simulasi Domain Diskrit..... | 55 |
| 4.3 Hasil Implementasi | 58 |
| BAB V PENUTUP | 65 |
| 5.1 Kesimpulan..... | 65 |
| 5.2 Saran | 65 |
| DAFTAR PUSTAKA..... | 67 |
| LAMPIRAN A | 69 |
| LAMPIRAN B..... | 73 |
| LAMPIRAN C..... | 77 |
| LAMPIRAN D | 79 |
| LAMPIRAN E..... | 101 |

DAFTAR GAMBAR

| | |
|---|----|
| Gambar 2. 1 Pemodelan Panel Surya | 6 |
| Gambar 2. 2 Pembangkitan PWM..... | 8 |
| Gambar 2. 3 Rangkaian Konverter <i>Buck</i> dengan Beban Resistif | 9 |
| Gambar 2. 4 Konverter <i>Buck</i> Logika 1..... | 9 |
| Gambar 2. 5 Konverter <i>Buck</i> Logika 0..... | 10 |
| Gambar 2. 6 Logika Fuzzy dalam Pengaturan | 11 |
| Gambar 2. 7 Macam Fungsi Keanggotaan | 12 |
| Gambar 2. 8 Tahapan Kontroler Fuzzy Mamdani | 15 |
| Gambar 2. 9 Augmentasi Servo Kontinyu | 20 |
| Gambar 2. 10 Augmentasi Servo Diskrit | 21 |
| Gambar 3. 1 Simulasi Panel Surya Gama Solar 50P-36..... | 23 |
| Gambar 3. 2 Konstruksi Rangkaian Kurva Karakteristik Daya terhadap Tegangan..... | 24 |
| Gambar 3. 3 Kurva Daya terhadap Tegangan Panel Surya Gama Solar 50P-36..... | 24 |
| Gambar 3. 4 Fungsi Keanggotaan | 27 |
| Gambar 3. 5 Program Simulasi Kontinyu dalam MATLAB Simulink .. | 35 |
| Gambar 3. 6 Blok <i>Plant</i> | 36 |
| Gambar 3. 7 Blok <i>Gain</i> Kontinyu | 37 |
| Gambar 3. 8 Blok <i>Weight</i> | 38 |
| Gambar 3. 9 Blok <i>Gain</i> Diskrit | 39 |
| Gambar 3. 10 Simulasi Domain Diskrit | 40 |
| Gambar 3. 11 Diagram Fungsional | 41 |
| Gambar 3. 12 Konstruksi Pembangkitan PWM dari XL4015 | 42 |
| Gambar 3. 13 Rangkaian Resistansi <i>Feedback</i> Modul..... | 43 |
| Gambar 3. 14 Rangkaian <i>Signal Conditioning Output</i> | 43 |
| Gambar 3. 15 Sensor Arus ACS712..... | 45 |
| Gambar 3. 16 Sensor Tegangan 25V..... | 45 |
| Gambar 3. 17 Modul DAC MCP4725..... | 46 |
| Gambar 3. 18 Program Implementasi..... | 47 |
| Gambar 3. 19 Blok x | 48 |
| Gambar 3. 20 Blok <i>Analog Input</i> Arus..... | 48 |
| Gambar 3. 21 Pembacaan Sensor Arus Saat <i>Duty Cycle</i> 50% | 49 |
| Gambar 3. 22 Filter <i>Butterworth</i> Analog | 49 |
| Gambar 3. 23 Sensor Arus <i>Duty Cycle</i> 50% Dengan dan Tanpa Sensor..... | 50 |
| Gambar 3. 24 Blok <i>Analog Input</i> Tegangan..... | 51 |

| | |
|--|----|
| Gambar 3. 25 <i>Signal Conditioning</i> Sinyal Kontrol..... | 51 |
| Gambar 4. 1 dP/dv_{pv} Simulasi Kontinyu..... | 53 |
| Gambar 4. 2 Respon Daya Simulasi Kontinyu | 54 |
| Gambar 4. 3 Respon dP/dv_{pv} Simulasi Kontinyu <i>Irradiance</i> 700W/m ² dan Temperatur 65°C | 54 |
| Gambar 4. 4 Respon Daya Simulasi Kontinyu <i>Irradiance</i> 700W/m ² dan Temperatur 65°C | 55 |
| Gambar 4. 5 Simulasi Diskrit Kondisi STC Beban 20hm | 55 |
| Gambar 4. 6 Daya Simulasi Diskrit STC..... | 56 |
| Gambar 4. 7 dPdV Simulasi Diskrit <i>Irradiance</i> 700W/m ² Diskrit T=55°C | 56 |
| Gambar 4. 8 Daya Simulasi <i>Irradiance</i> 700W/m ² Diskrit T=55°C | 57 |
| Gambar 4. 9 Kurva Karakteristik Simulasi Diskrit..... | 57 |
| Gambar 4. 10 Respon Implementasi dP/dv_{pv} | 58 |
| Gambar 4. 11 Perbedaan Daya dengan MPPT dan Tanpa MPPT..... | 59 |
| Gambar 4. 12 Kurva Karakteristik Pukul 12.51 | 59 |
| Gambar 4. 13 Respon Tegangan Pukul 12.57..... | 60 |
| Gambar 4. 14 Respon Arus Pukul 12.57 | 60 |
| Gambar 4. 15 Sinyal Kontrol Pukul 12.57..... | 61 |
| Gambar 4. 16 Respon dP/dv_{pv} Variasi Beban | 61 |
| Gambar 4. 17 Daya Masukan di Variasi beban | 62 |
| Gambar 4. 18 Respon Tegangan di Variasi Beban | 62 |
| Gambar 4. 19 Respon Arus di Variasi Beban | 63 |
| Gambar 4. 20 Sinyal Kontrol Variasi Beban | 63 |

DAFTAR TABEL

| | |
|---|----|
| Tabel 3. 1 Aturan Fuzzy Takagi-Sugeno..... | 27 |
| Tabel 3. 2 <i>Pole</i> Sistem <i>Open Loop</i> | 30 |
| Tabel 3. 3 Nilai <i>Gain</i> Hasil <i>Pole Placement</i> Sistem Kontiyu..... | 31 |
| Tabel 3. 4 Nilai <i>Gain</i> Hasil <i>Pole Placement</i> Sistem Diskrit | 33 |
| Tabel 3. 5 Parameter Panel Surya | 41 |
| Tabel 3. 6 Parameter Konverter <i>Buck</i> | 44 |

--halaman ini sengaja dikosongkan--

BAB I

PENDAHULUAN

Pada bab ini dipaparkan mengenai Latar Belakang pengerjaan penelitian, Perumusan Masalah, Batasan Masalah, Tujuan, Metodologi, Sistematika Laporan, serta Relevansi dari Penelitian ini.

1.1 Latar Belakang

Panel surya atau *Photovoltaic*(PV) merupakan sumber arus yang pembangkitan energi listriknya berbanding lurus dengan energi cahaya yang diterima [1]. Umumnya pengukuran performansi panel surya dievaluasi dalam suatu kondisi pengujian standard yaitu pada *irradiance* 1000 W/m² dan temperatur 25°C [2]. Karakteristik performansi itu digambarkan dalam suatu kurva arus terhadap perubahan tegangan (Kurva I-V) serta kurva daya terhadap perubahan tegangan (Kurva P-V). Secara umum dalam kurva I-V terdapat titik unik yang disebut *Maximum Power Point* (MPP) yaitu titik dimana panel surya hasilkan daya listrik maksimum.

Pada sistem pembangkitan listrik tenaga surya, terutama yang bersifat *stand-alone*, performansi dari panel surya sebagai sumber arus sangat bergantung pada tiga faktor yaitu irradiance, temperatur panel, dan profil beban. Sifat irradiance dan temperatur panel yang tergantung cuaca ini menyebabkan performansi yang terkait dengan daya maksimum yang mampu diberikan oleh panel surya berubah. Profil beban sebabkan panel surya hanya hasilkan daya sesuai apa yang beban butuhkan, bukan pada titik maksimumnya. Pengaturan daya untuk mencapai titik maksimum memerlukan suatu aktuator berupa Konverter *Buck* yang mampu mengatur tegangan yang dibangkitkan panel sebagai variabel kontrol dalam pencapaian daya maksimum. Dengan adanya faktor-faktor yang berubah-ubah, pemodelan matematis dari sistem dan aktuator dalam proses mengoptimalkan performansi sistem untuk menghasilkan daya yang maksimum menjadi tidak linear. Maka untuk melinearisasi sistem pada parameter-parameter tersebut dapat digunakan Fuzzy Takagi Sugeno sehingga dapat dirancang kontroler berbasiskan model terhadap sistem yang telah terlinearisasi dengan metode *pole placement*.

1.2 Perumusan Masalah

Dalam penelitian ini, permasalahan adalah bagaimana perancangan aplikasi metode Fuzzy Takagi Sugeno dan metode *pole placement* dalam sistem pengaturan berbasis model untuk permasalahan *tracking* daya maksimum dari Panel Surya dengan aktuator Konverter *Buck*.

1.3 Batasan Masalah

Dalam pengerjaan tugas akhir ini yang menjadi batasan masalah adalah

- a. Temperatur panel diasumsikan konstan dikarenakan keterbatasan alat ukur dalam pengukuran temperatur panel. Temperatur panel dapat diasumsikan konstan mengingat lambatnya perubahan temperature dibandingkan dengan perubahan *Irradiance*.
- b. Dinamika energi panas dari *switching* tidak dimasukkan kedalam pemodelan matematika
- c. Permasalahan *Partial shading* pada panel tidak dibahas dalam penelitian ini.

1.4 Tujuan

1. Menghasilkan rancangan simulasi sistem pengaturan Fuzzy Takagi Sugeno dan *Pole placement* dalam permasalahan *tracking* daya maksimum Panel Surya
2. Melakukan implementasi dari rancangan simulasi yang telah dibuat dalam rupa integrasi Panel Surya, Konverter *Buck*, dan kontroler.
3. Pencapaian MPP dengan metode Fuzzy Takagi Sugeno dan *Pole placement* pada simulasi dan implementasi dengan respon transien sesuai dengan desain yang diinginkan.

1.5 Metodologi

Kegiatan penelitian pada tugas akhir ini mencakup studi literatur yang dilakukan dengan membaca beberapa *paper* referensi mengenai topik yang akan diangkat sampai diperoleh gambaran yang jelas mengenai gambaran sistem yang akan dirancang. Dari gambaran tersebut kemudian dilanjutkan dengan pembuatan proposal tugas akhir.

Tahapan berikutnya dapat dilanjutkan dengan mempelajari pemodelan matematis dari Panel surya, Konverter *Buck*, dan beban sesuai dengan referensi yang ada. Dari pemodelan tersebut dapat dilanjutkan

dengan pembuatan simulasi dalam MATLAB/SIMULINK dan diuji kesesuaiannya dengan referensi.

Dari hasil simulasi *plant* dapat dilanjutkan dengan desain kontroler Fuzzy Takagi Sugeno. Desain ini lalu diujikan performansinya dalam simulasi dan diujikan hasilnya kembali dengan referensi.

Berikutnya dapat dilanjutkan dengan pembuatan implementasi Konverter *Buck* untuk menyesuaikan dengan simulasi. Pengujian dilakukan beserta penentuan frekuensi PWM yang digunakan serta penyesuaian dengan spesifikasi kontroler yang hendak digunakan. Pengujian kemudian dilanjutkan dengan pengujian integrasi Konverter *Buck* dan kontroler.

Hasil pengujian integrasi tersebut kemudian dilanjutkan dengan penyesuaian kontroler untuk mencapai MPP sesuai referensi. Bila telah sesuai, dapat dilanjutkan dengan pembuatan buku tugas akhir.

1.6 Sistematika Laporan

Laporan Tugas Akhir ini tersusun atas lima bab yaitu Pendahuluan, Teori Penunjang, Perancangan Sistem, Hasil Simulasi dan Implementasi, serta Penutup.

BAB I Pendahuluan

Bab ini meliputi latar belakang, perumusan permasalahan, tujuan penelitian, metodologi penelitian, sistematika laporan, dan relevansi.

BAB II Teori Penunjang

Bab ini berisi tentang dasar teori yang digunakan dalam pengerjaan sistem. Teori-teori tersebut antara lain mengenai konsep dasar dan pemodelan matematis Panel Surya, teori pemodelan *State Variable*, pemodelan matematis Konverter *Buck*, teori logika fuzzy, model fuzzy Takagi-Sugeno, dan metode *tuning Pole Placement*.

BAB III Perancangan Sistem

Pada bab ini akan dibahas perancangan algoritma kontrol untuk *Maximum Power Point Tracker* Panel Surya dengan aktuator Konverter *Buck* dan algoritma kontrol fuzzy Takagi-Sugeno berdasarkan teori pada Bab II.

BAB IV Hasil Simulasi dan Implementasi

Dalam bab ini dipaparkan data hasil pengujian simulasi dan implementasi sistem beserta analisa.

BAB V Penutup

Bab ini tersusun atas kesimpulan dan saran dari hasil pengerjaan tugas akhir yang diperoleh.

1.7 Relevansi

Hasil yang diperoleh dari tugas akhir ini diharapkan mampu menjadi referensi perancangan kontrol fuzzy Takagi-Sugeno, serta mendukung penelitian-penelitian yang berhubungan dengan MPPT Panel Surya dan aktuator Konverter *Buck*.

BAB II

TEORI PENUNJANG

2.1 Panel Surya [1]

Panel surya terbuat dari semikonduktor dengan konstruksi P-N *junction* layaknya dioda. Terdapat Daerah Deplesi di perbatasan P dan N dan jika terdapat cahaya dalam foton mencapai daerah tersebut dengan energi yang lebih besar dari energi ikatan kovalen pada semikonduktor, maka akan terjadi Generasi, yaitu terlepasnya elektron dari ikatan sehingga meninggalkan *hole*. Pada panel surya, *hole* akan bergerak keluar dari P dan elektron dari N sehingga sebabkan mengalirnya listrik dari P menuju N.

Sampainya cahaya matahari menuju permukaan bumi itu sendiri dipengaruhi oleh 2 faktor yaitu massa udara dan panjang gelombang dari cahaya. Massa udara (AM) dapat diukur juga dengan mengetahui sudut sampainya cahaya yang dapat dilakukan dengan persamaan berikut dengan s adalah panjang bayangan dari suatu benda setinggi h .

$$AM = \sqrt{1 + \left(\frac{s}{h}\right)^2} \quad (2.1)$$

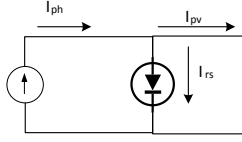
Dari 2 kondisi tersebut, dapat digambarkan distribusi energi cahaya yang sampai dalam suatu variabel yang disebut *irradiance* yang menyatakan energi yang sampai tiap satuan luas.

Pada umumnya, performa dari suatu panel surya dievaluasi dalam suatu kondisi pengujian standard (STC) dengan meliputi kondisi :

- AM = 1,5
- Temperatur = 25°C
- *Irradiance* = 1000 W/m²

Dalam memudahkan pemodelan secara matematis, nilai parameter yang didapat di kondisi tersebut digunakan sebagai pembanding untuk menemukan nilai parameter jika kondisi berubah [2].

Pemodelan panel surya umumnya digambarkan dengan adanya suatu sumber arus yang dipengaruhi cahaya diparalelkan dengan suatu dioda seperti pada Gambar 2.1. I_{ph} adalah arus yang dihasilkan dengan dipengaruhi oleh cahaya, I_{rs} adalah arus saturasi dioda, dan I_{pv} adalah arus hasil pembangkitan dari Panel Surya. Secara matematis, dinamika panel surya dapat digambarkan dalam persamaan berikut.



Gambar 2. 1 Pemodelan Panel Surya

$$i_{pv} = n_p I_{ph} - n_p I_{rs} \left(e^{\frac{k_{pv} v_{pv}}{n_s}} - 1 \right) \quad (2.2)$$

$$I_{ph} = (I_{sc} + K_I(T - T_r)) \frac{E}{1000} \quad (2.3)$$

$$I_{rs} = I_{rr} \left(\frac{T}{T_r} \right)^3 e^{\frac{q E_{gp} (\frac{1}{T_r} - \frac{1}{T})}{pK}} \quad (2.4)$$

$$k_{pv} = \frac{q}{(pKT)} \quad (2.5)$$

Dari persamaan tersebut, n_p adalah jumlah panel surya yang diparalelkan, n_s adalah jumlah panel surya yang diserikan, $q = 1,6 \times 10^{-19} C$ adalah konstanta muatan elektrik, $K = 1,3805 \times 10^{-23} J/K$ adalah konstanta Boltzman, T (dalam K) adalah temperatur panel, p adalah faktor karakteristik ideal P-N *junction*, I_{rr} adalah arus saturasi diode saat kondisi temperatur referensi T_r , $E_{gp} = 1,1$ eV adalah energi pita semikonduktor dari panel surya, I_{sc} adalah arus *short-circuit* dari panel surya saat temperatur dan *irradiance* referensi, K_I (dalam mA/K) adalah koefisien temperatur dari arus *short-circuit*, dan E adalah *irradiance* [3].

Konstanta faktor karakteristik ideal dari P-N *junction* bisa didapatkan dengan pendekatan kondisi panel di Persamaan (2.2) dalam kondisi STC saat *short-circuit* pada Persamaan (2.6) dan *open-circuit* pada Persamaan (2.7). Persamaan (2.7) dapat disederhanakan kembali karena nilai eksponensial sangat besar melebihi satu [4].

$$i_{pv} = I_{sc} = n_p I_{ph} \quad (2.6)$$

$$\begin{aligned} i_{pv} &= 0 \\ &= n_p I_{ph} - n_p I_{rs} \left(e^{\frac{k_{pv} V_{oc}}{n_s}} - 1 \right) \approx n_p I_{ph} - n_p I_{rs} e^{\frac{k_{pv} V_{oc}}{n_s}} \end{aligned} \quad (2.7)$$

V_{oc} adalah tegangan *open-circuit*. Dengan substitusi Persamaan (2.6) dan (2.7), maka didapatkan persamaan berikut.

$$I_{rs} = \frac{I_{sc} \times e^{-\frac{k_{pv}V_{oc}}{n_s}}}{n_p} \quad (2.8)$$

Bila Persamaan (2.8) disubstitusi ke Persamaan (2.2), maka didapatkan persamaan berikut.

$$\begin{aligned} i_{pv} &= I_{sc} \left(1 - e^{-\frac{k_{pv}V_{oc}}{n_s}} \left(e^{\frac{k_{pv}v_{pv}}{n_s}} - 1 \right) \right) \\ &= I_{sc} \left(1 - e^{\frac{k_{pv}(v_{pv}-V_{oc})}{n_s}} + e^{-\frac{k_{pv}V_{oc}}{n_s}} \right) \end{aligned} \quad (2.9)$$

Karena nilai $e^{-\frac{k_{pv}V_{oc}}{n_s}}$ sangat kecil hingga mendekati 0, maka Persamaan (2.9) dapat ditulis sebagai berikut.

$$i_{pv} \approx I_{sc} \left(1 - e^{\frac{k_{pv}(v_{pv}-V_{oc})}{n_s}} \right) \quad (2.10)$$

Jika pada kondisi daya maksimum dan substitusi k_{pv} Persamaan (2.5), maka Persamaan (2.9) akan menjadi seperti berikut.

$$\begin{aligned} I_m &= I_{sc} \left(1 - e^{\frac{k_{pv}(V_m-V_{oc})}{n_s}} \right) \\ \left(e^{\frac{k_{pv}(V_m-V_{oc})}{n_s}} \right) &= 1 - \frac{I_m}{I_{sc}} \\ \frac{q}{(pKT)} (V_m - V_{oc}) &= \ln \left(1 - \frac{I_m}{I_{sc}} \right) \\ p &= \frac{q(V_m - V_{oc})}{n_s KT \ln \left(1 - \frac{I_m}{I_{sc}} \right)} \end{aligned} \quad (2.11)$$

Persamaan (2.11) merupakan penggunaan metode dari [4] dan diterapkan di persamaan panel surya dari [3]. Dengan, metode tersebut dapat diketahui nilai *ideality factor* dari panel surya sehingga dapat digunakan untuk simulasi dan desain kontroler.

Dari Persamaan (2.2) dapat dilakukan simulasi dan dengan menaikkan nilai tegangan, dapat digambarkan kurva karakteristik arus terhadap tegangan dari panel surya dengan terdapatnya variasi perubahan parameter *Irradiance* dan Suhu.

2.2 Konverter DC-DC

Dalam konverter DC-DC, rata-rata tegangan keluaran konverter DC-DC diatur sedemikian rupa hingga mencapai level tegangan yang diinginkan. Dengan masukan tegangan pada level tertentu, rata-rata tegangan keluaran diatur dengan mengatur durasi pensaklaran *on* dan *off* (t_{on} dan t_{off}) [5].

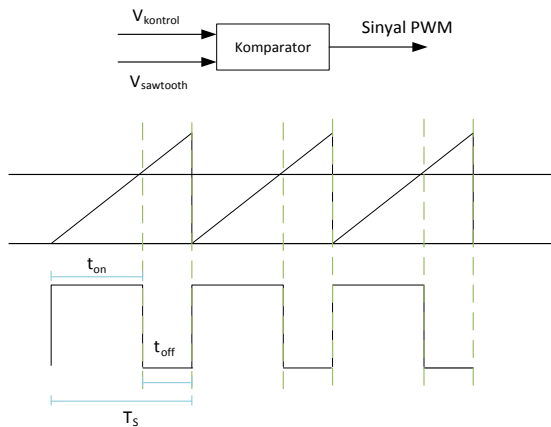
2.2.1 Pulse Width Modulation (PWM) [5]

Salah satu metode yang umum digunakan dalam mengatur pensaklaran adalah memberikan pensaklaran dengan frekuensi yang konstan dimana satu periode (T_s) adalah penjumlahan dari durasi *on* dan *off*. Metode pensaklaran tersebut sering disebut juga dengan *Pulse Width Modulation* (PWM) dengan *Duty ratio* yang merupakan rasio dari durasi *on* terhadap periode.

$$T_s = t_{on} + t_{off} \quad (2.12)$$

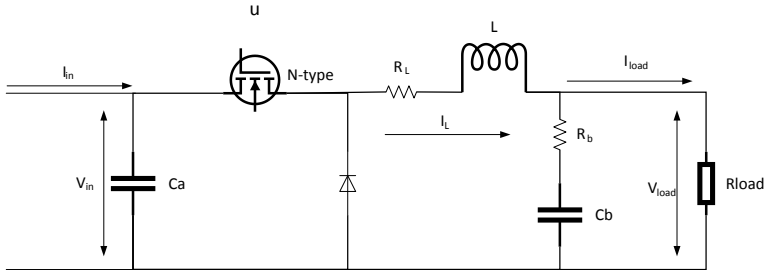
$$D = \frac{t_{on}}{T_s} \quad (2.13)$$

Dasar pembangkitan PWM adalah dengan tegangan kontrol, komparator, dan sinyal tegangan gergaji (*Sawtooth*) dengan frekuensi yang sama dengan frekuensi PWM yang diinginkan [5]. Keluaran Komparator akan bernilai logika 1 saat tegangan kontrol lebih besar dari tegangan gergaji dan bernilai logika 0 saat tegangan kontrol lebih kecil dari tegangan gergaji. Proses tersebut digambarkan pada Gambar 2.2.



Gambar 2. 2 Pembangkitan PWM

2.2.2 Konverter Buck [3]

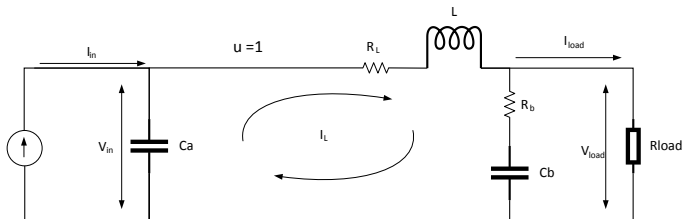


Gambar 2. 3 Rangkaian Konverter *Buck* dengan Beban Resistif

Konverter *Buck* atau *Step-down*, menghasilkan rata-rata tegangan keluaran yang lebih rendah dari pada masukan. Rata-rata tegangan keluaran dapat dihitung dalam *duty ratio* pensaklaran dengan persamaan sebagai berikut [5].

$$\begin{aligned} V_{load} &= \frac{1}{T_s} \int_0^{T_s} v_{load}(t) dt \\ &= \frac{1}{T_s} \left(\int_0^{t_{on}} V_{in} dt + \int_{t_{on}}^{T_s} 0 dt \right) = \frac{t_{on}}{T_s} V_{in} = D V_{in} \quad (2.14) \end{aligned}$$

Komponen dari Konverter *Buck* meliputi induktor L , kapasitor masukan C_a dan kapasitor keluaran C_b . V_{in} adalah tegangan masukan, I_{in} adalah arus masukan, I_L adalah arus induktor, V_{load} adalah tegangan beban, I_{load} adalah arus beban, serta V_D adalah tegangan *forward* dari diode. R_L dan R_b adalah resistansi dalam dari induktor L dan kapasitor C_b yang digambarkan pada Gambar 2.3 [3].



Gambar 2. 4 Konverter *Buck* Logika 1

Bila diberikan suatu sumber arus dan dengan memisalkan logika saklar sebagai suatu variabel u , maka dapat dianalisa kondisi ketika

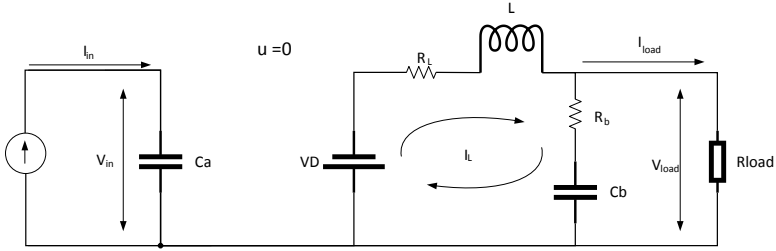
konverter dalam pensaklaran 1 dan 0. Saat logika 1, ilustrasi rangkaian terdapat pada Gambar 2.4 sedangkan logika 0 digambarkan pada Gambar 2.5.

Ketika $u = 1$, maka dioda akan berada pada kondisi *reverse* dan menimbulkan kondisi *open circuit* sehingga dapat dianalisa dengan analisa Mesh pada *loop* i_L [6]. Dengan analisa tersebut, didapatkan 2 persamaan sebagai berikut.

$$-V_{in} + i_L L + V_{load} + i_L R_L + i_L R_b - i_{load} R_b = 0$$

$$i_L = \frac{1}{L} (V_{pv} - V_{load} - i_L R_L - i_L R_b + i_o R_b) \quad (2.15)$$

$$\dot{V}_{pv} = \frac{1}{C_a} (i_{pv} - i_L) \quad (2.16)$$



Gambar 2. 5 Konverter *Buck* Logika 0

Ketika $u = 0$, maka dioda akan berada pada kondisi *forward* dan menimbulkan kondisi *short circuit* dengan adanya sumber tegangan *forward* VD. Terdapat perubahan pada loop I_L yang jika dilakukan analisa Mesh akan hasilkan 2 persamaan sebagai berikut.

$$i_L = \frac{1}{L} (-V_D - V_{load} - i_L R_L - i_L R_b + i_{load} R_b) \quad (2.17)$$

$$\dot{V}_{in} = \frac{1}{C_a} (i_{in}) \quad (2.18)$$

Jika u adalah suatu himpunan nilai $u = \{0, 1\}$, maka berdasarkan Persamaan (2.15), (2.16), (2.17), dan (2.18), dapat dibentuk persamaan-persamaan sebagai berikut.

$$i_L = \frac{1}{L} (V_{in}(u) - V_D(1 - u) - V_{load} - i_L R_L - i_L R_b + i_{load} R_b) \quad (2.19)$$

$$\dot{V}_{in} = \frac{1}{C_a} (i_{in} - i_L(u)) \quad (2.20)$$

Sedangkan di kedua kondisi tersebut, dapat dianalisa pada beban dimana didapatkan persamaan berikut.

$$V_{load} = \frac{1}{C_b}(i_L - i_{load}) \quad (2.21)$$

Dimana i_{load} dapat didefinisikan dalam persamaan berikut.

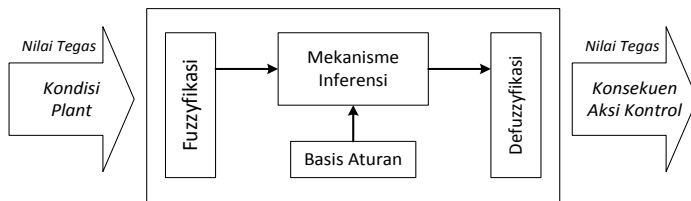
$$i_{load} = \frac{V_{load}}{R_{load}} \quad (2.22)$$

2.3 Fuzzy Takagi Sugeno [7]

Fuzzy Takagi Sugeno adalah pengembangan dari fuzzy mamdani yang memiliki kelebihan dalam kemampuan disain kontroler fuzzy berbasis model dalam pengaturan *plant* nonlinear. Di subbab ini akan dibahas logika Fuzzy Mamdani sebagai dasar dari logika Fuzzy, lalu dilanjutkan dengan Fuzzy Takagi Sugeno.

2.3.1. Logika Fuzzy [7]

Logika fuzzy adalah bentuk adaptasi jalan pikir manusia yang bersifat linguistik yang berbeda dengan logika boolean 0 dan 1 [7]. Layaknya dalam kehidupan sehari-hari, temperatur suatu cairan secara linguistik umumnya akan dikelompokkan menjadi “sangat panas”, “cukup panas”, “cukup dingin”, dan “dingin”, bukan hanya dianggap “panas” dan “dingin” saja. Sifat tersebut diadaptasikan kedalam logika fuzzy dengan menyatakan dalam derajat keanggotaan yang mampu mendeskripsikan suatu logika yang bernilai 0 dan 1 secara bersamaan beserta derajat kecenderungannya [8].



Gambar 2. 6 Logika Fuzzy dalam Pengaturan

Dalam pengaturan, logika fuzzy dapat digunakan sebagai metode kontrol dengan kemampuannya mengelompokkan kondisi *plant* dalam derajat keanggotaan dan menyatakan aksi kontrol yang sesuai dengan kondisi tersebut. Kontroler fuzzy memiliki 4 komponen inti antara

lain Basis aturan, Fuzzyfikasi, Mekanisme inferensi, dan Defuzzyfikasi. Proses tersebut digambarkan pada Gambar 2.6.

Basis aturan adalah sekumpulan pemahaman dalam rupa aturan-aturan yang mampu menentukan konsekuensi kontrol apa yang sesuai dengan kondisi yang sedang diterima. Aturan tersebut dalam rupa kombinasi premis *if-then* seperti berikut

If premis **then** konsekuensi

If $x_1 = A \text{ AND } x_2 = B \text{ then } u = C$

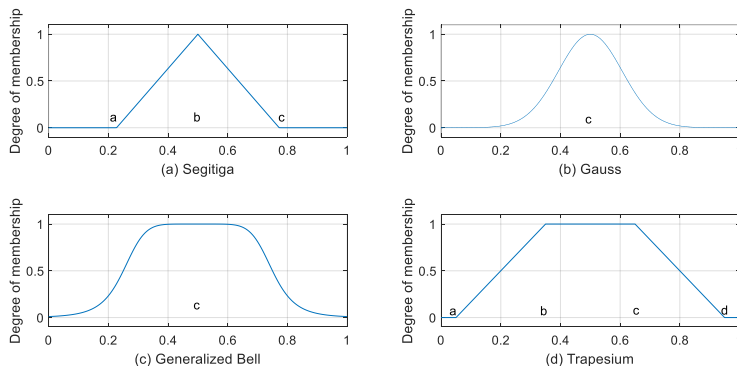
A, B, dan C adalah variabel linguistik yang didefinisikan dengan himpunan fuzzy. Konsekuensi adalah kesimpulan yang dilakukan apabila pernyataan premis terpenuhi.

Fuzzyfikasi adalah proses pembacaan kondisi *plant* dan menyatakannya dalam derajat keanggotaan yang bersesuaian dengan basis aturan. Derajat keanggotaan tersebut dinyatakan dengan bantuan fungsi keanggotaan yang akan dijelaskan lebih lanjut di subbab berikutnya.

Mekanisme inferensi adalah proses pemilihan kombinasi konsekuensi mana yang akan diberikan beserta derajat keanggotaannya berdasarkan basis aturan yang telah dibuat sebagai bentuk penarikan kesimpulan.

Defuzzyfikasi adalah konversi kombinasi konsekuensi tersebut kedalam suatu aksi kontrol yang tegas yang diberikan kepada *plant*.

2.3.1.1 Fuzzyfikasi



Gambar 2. 7 Macam Fungsi Keanggotaan

Fungsi keanggotaan adalah suatu fungsi dengan masukan nilai tegas kondisi *plant* dan akan menghasilkan keluaran kombinasi derajat keanggotaan. Fungsi tersebut memiliki nilai maksimum 1 dan nilai minimum 0. Fungsi tersebut juga harus mencakup keseluruhan dari kemungkinan nilai tegas dari masukan sehingga mampu memodelkan dinamika sistem sepenuhnya ke dalam logika fuzzy. Fungsi yang umum dipakai adalah Segitiga, Gauss, *Generalized Bell*, dan Trapesium seperti pada Gambar 2.7.

Secara matematis, fungsi keanggotaan segitiga adalah sebagai berikut.

$$\mu(x) = \begin{cases} 0 & x \leq a \\ \frac{x-a}{b-a} & a \leq x \leq b \\ \frac{c-x}{c-b} & b \leq x \leq c \\ 0 & c \leq x \end{cases} \quad (2.23)$$

Dimana x adalah masukan nilai tegas pada fungsi keanggotaan, a dan c menyatakan nilai batas dari segitiga dan b menyatakan nilai puncak.

Fungsi keanggotaan Gauss adalah fungsi eksponensial dengan pangkat negatif. Dimana c adalah titik puncak dan σ menyatakan lebar fungsi gaussian. Fungsi tersebut adalah sebagai berikut.

$$\mu(x) = e^{\frac{-(x-c)^2}{2\sigma^2}} \quad (2.24)$$

Fungsi keanggotaan *Generalized bell* dinyatakan dalam persamaan berikut.

$$\mu(x) = \frac{1}{1 + \left| \frac{x-c}{a} \right|^{2b}} \quad (2.25)$$

Dimana c adalah titik pusat dengan derajat keanggotaan sama dengan 1, a adalah lebar fungsi bell, dan b adalah bilangan positif.

Fungsi keanggotaan trapesium dapat dinyatakan dalam persamaan berikut.

$$\mu(x) = \begin{cases} 0 & x \leq a \\ \frac{x-a}{b-a} & a \leq x \leq b \\ 1 & b \leq x \leq c \\ \frac{d-x}{d-b} & c \leq x \leq d \\ 0 & d \leq x \end{cases} \quad (2.26)$$

Dimana a dan d adalah batas terluar dari trapesium dengan nilai derajat keanggotaan 0, dan b sampai c adalah batas dari trapesium dengan nilai derajat keanggotaan 1.

2.3.1.2 Mekanisme Inferensi

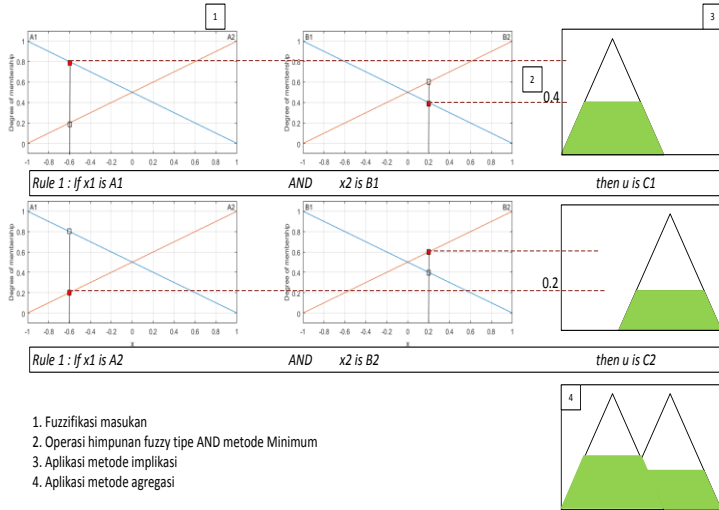
Setelah mengetahui kondisi *plant* dalam derajat keanggotaannya, maka nilai tersebut akan diproses berdasarkan basis aturan dengan proses yang disebut mekanisme inferensi. Terdapat 3 tahap mekanisme inferensi yaitu operasi himpunan fuzzy, aplikasi metode implikasi, dan aplikasi metode agregasi.

Operasi himpunan fuzzy dilakukan saat masukan fuzzy lebih dari 1 variabel masukan untuk menyatakan kombinasi logika tersebut. Terdapat dua tipe operasi yaitu operasi *and* dan *or*. Operasi *and* dapat dilakukan dengan metode *algebraic product* atau *minimum*. *Algebraic product* adalah pengalian langsung nilai derajat keanggotaan yang dioperasikan sedangkan *Minimum* hanya mengambil nilai derajat keanggotaan terkecil. Operasi *or* dapat dilakukan dengan metode *algebraic sum* atau *Maximum*. *Algebraic sum* adalah penjumlahan langsung nilai derajat keanggotaan yang dioperasikan sedangkan *Maximum* hanya mengambil nilai derajat keanggotaan terbesar.

Aplikasi metode implikasi adalah proses yang menyatakan seberapa besar aksi konsekuensi yang bersesuaian dengan premis akan diberikan berdasarkan besar derajat keanggotaan. Terdapat beberapa macam model implikasi, diantaranya terdapat model Mamdani dan model Sugeno. Pada model Mamdani jika hasil operasi himpunan fuzzy menghasilkan derajat keanggotaan sebesar α_1 dan konsekuensi yang bersesuaian adalah $u = C_1$ dalam fungsi keanggotaan, maka hasil aplikasi metode implikasi adalah α_1 dari luasan fungsi keanggotaan konsekuensi C_1 . Pada model Sugeno, perbedaan terdapat pada konsekuensi yang diberikan dimana konsekuensi dapat berupa fungsi nilai tegas masukan dari fuzzy itu sendiri. Jika disisipkan masukan dari fuzzy tersebut adalah x_1 dan x_2 maka hasil aplikasi metode implikasi adalah $\alpha_1 f(x_1, x_2)$. Proses operasi himpunan fuzzy dengan aplikasi metode implikasi dapat disebut juga proses Relasi Fuzzy, yaitu proses menghubungkan nilai fuzzy dari masing-masing premis di masing-masing kemungkinan kondisi.

Aplikasi metode agregasi adalah proses penggabungan nilai konsekuensi sebelum diproses di defuzzyfikasi. Dalam model Mamdani, penggabungan tersebut berupa penggabungan luasan dari fungsi keanggotaan konsekuensi. Sedangkan dalam model Sugeno, tahap agregasi

dilakukan langsung dalam rupa penjumlahan yang termasuk proses defuzzyfikasi karena konsekuensi dari model sugeno hanya suatu fungsi singleton tanpa luasan. Proses metode agregasi disebut juga proses komposisi fuzzy, yaitu proses menggabungkan nilai fuzzy dari semua kondisi.



Gambar 2. 8 Tahapan Kontroler Fuzzy Mamdani

2.3.1.3 Defuzzyfikasi

Proses defuzzyfikasi adalah proses konversi kombinasi nilai derajat keanggotaan hasil dari fungsi keanggotaan konsekuensi-konsekuensi menjadi suatu aksi kontrol bernilai tegas. Dalam model Mamdani terdapat beberapa metode diantaranya *center of gravity* (COG), *center average*, dan *center of area* (COA).

COG melakukan kombinasi penghitungan titik tengah dari fungsi keanggotaan serta luas dari fungsi keanggotaan. Dengan parameter b sebagai titik tengah dan γ fungsi keanggotaan konsekuensi, maka untuk basis aturan dengan konsekuensi sebanyak r , persamaan COG adalah sebagai berikut.

$$u = \frac{\sum_{i=1}^r b_i \int \gamma_i}{\sum_{i=1}^r \int \gamma_i} \quad (2.27)$$

Center average adalah metode yang digunakan dalam model Sugeno dikarenakan aksi kontrolnya yang berupa singleton sehingga

tidak memerlukan penghitungan luas. Persamaan *Center average* adalah sebagai berikut.

$$u = \frac{\sum_{i=1}^r b_i \gamma_i}{\sum_{i=1}^r \gamma_i} \quad (2.28)$$

2.3.2 Fuzzy Takagi Sugeno [9]

Fuzzy Takagi-Sugeno adalah pengembangan dari model fuzzy Sugeno dimana konsekuen adalah berupa fungsi dari masukan fuzzy itu sendiri. Fungsi tersebut dapat berupa fungsi perancangan nilai *Gain* yang nantinya dapat digunakan sebagai konsekuen untuk aksi kontrol pada *plant*.

Fuzzy Takagi-Sugeno mampu merepresentasikan sistem nonlinear menjadi beberapa sistem linear di titik-titik kerja tertentu yang nilainya dimasukkan ke dalam aturan *If-Then* yang dapat dituliskan sebagai berikut.

Aturan *plant i*) :

If $z_1(t)$ adalah F_{1i} dan $z_2(t)$ adalah $F_{2i} \dots z_j$ is F_{ji}

Then $\dot{\mathbf{x}} = \mathbf{A}_i \mathbf{x} + \mathbf{B}_i u$

$$\mathbf{y} = \mathbf{C}_i \mathbf{x} + \mathbf{D}_i u \quad ; i = 1, 2, \dots, r ; j = 1, 2, \dots, h \quad (2.29)$$

dimana r adalah jumlah aturan fuzzy yang digunakan sedangkan h adalah jumlah masukan fuzzy, F_{ji} sebagai himpunan fuzzy, z sebagai variabel masukan premis fuzzy yang berupa fungsi dari variabel *state*, dan u adalah sinyal kontrol. Variabel *state* \mathbf{x} memiliki dimensi $n \times 1$ sedangkan vector keluaran \mathbf{y} memiliki dimensi $r \times 1$. Matriks $\mathbf{A}, \mathbf{B}, \mathbf{C}$, dan \mathbf{D} memiliki ukuran yang bersesuaian dengan \mathbf{x} .

Mekanisme inferensi umumnya dilakukan dengan logika *AND* dan *algebraic product* lalu defuzzifikasi dilakukan dengan metode *center average*. Dengan proses tersebut, maka $\dot{\mathbf{x}}$ dan \mathbf{y} dapat didefinisikan sebagai berikut.

$$\begin{aligned} \dot{\mathbf{x}} &= \sum_{i=1}^r \mu_i(z) \{ \mathbf{A}_i \mathbf{x} + \mathbf{B}_i u \} \\ \mathbf{y} &= \sum_{i=1}^r \mu_i(z) \{ \mathbf{C}_i \mathbf{x} + \mathbf{D}_i u \} \end{aligned} \quad (2.30)$$

dimana

$$\mu_i(\mathbf{z}(t)) = \frac{w_i(\mathbf{z}(t))}{\sum_{i=1}^r w_i(\mathbf{z}(t))} ; w_i(\mathbf{z}(t)) = \prod_{j=1}^h F_{ji}(z_j(t)) \quad (2.31)$$

dengan sifat

$$\mu_i \geq 0 ; \sum \mu_i = 1 ; w_i \geq 0 \quad (2.32)$$

Dengan representasi sistem tersebut, dapat disusun sinyal kontrol dengan konsep *Parallel Distributed Control* (PDC) dimana sinyal kontrol berupa himpunan sinyal kontrol yang dirancang untuk masing-masing linearisasi sistem pada titik-titik kerja tertentu. Dengan konsep tersebut, maka sinyal kontrol dapat dituliskan sebagai berikut.

Aturan kontroler i) :

$$\begin{aligned} \text{If} \quad & z_1(t) \text{ adalah } F_{1i} \text{ dan } z_2(t) \text{ adalah } F_{2i} \dots z_j \text{ is } F_{ji} \\ \text{Then} \quad & u_i = -K_i x \end{aligned} \quad (2.33)$$

Sehingga dengan mekanisme inferensi dan defuzzyfikasi yang serupa dengan sistem, u dapat dituliskan sebagai berikut.

$$u = \sum_{i=1}^r \mu_i(z) \{-K_i x\} \quad (2.34)$$

Dengan substitusi Persamaan (2.34) ke dalam Persamaan (2.31), maka didapatkan sistem *closed loop* sebagai berikut.

$$\begin{aligned} \dot{x} &= \sum_{i=1}^r \mu_i(z) \{A_i - B_i K_i\} x \\ y &= \sum_{i=1}^r \mu_i(z) \{C_i - D_i K_i\} x \end{aligned} \quad (2.35)$$

2.4 Diskritisasi *State-Space* Kontinyu [10]

Dalam pengaturan digital dari *plant* kontinyu, diperlukan suatu konversi dari persamaan *state-space* waktu kontinyu dengan persamaan *state-space* waktu diskrit. Konversi tersebut dapat dilakukan dengan melakukan *sampling* dan *holding* yang umumnya menggunakan *zero order hold* (ZOH). Error yang terjadi akibat diskritisasi ini akan dapat diabaikan jika digunakan periode *sampling* yang kecil dibandingkan dengan *time constant* dari sistem [10].

Bila terdapat suatu sistem *state-space* kontinyu, lalu dikalikan kedua ruasnya dengan eksponensial matriks e^{-At} lalu diintegrasikan kedua ruasnya dari 0 sampai t , sistem tersebut menjadi sebagai berikut.

$$\dot{x}(t) = Ax(t) + Bu(t)$$

$$\begin{aligned}
e^{-At}[\dot{\mathbf{x}}(t) - \mathbf{A}\mathbf{x}(t)] &= \frac{d}{dt}[e^{-At}\mathbf{x}(t)] = e^{-At}\mathbf{B}\mathbf{u}(t) \\
e^{-At}\mathbf{x}(t) &= \mathbf{x}(0) + \int_0^t e^{-A\tau}\mathbf{B}\mathbf{u}(\tau)d\tau \\
\mathbf{x}(t) &= e^{At}\mathbf{x}(0) + \int_0^t e^{-A(t-\tau)}\mathbf{B}\mathbf{u}(\tau)d\tau \quad (2.36)
\end{aligned}$$

Persamaan tersebut dapat digunakan untuk mendapatkan persamaan *state-space* diskrit dengan periode *sampling* T . Dengan begitu, sistem *state-space* diskrit dapat dituliskan sebagai berikut.

$$\mathbf{x}((k+1)T) = \mathbf{G}(T)\mathbf{x}(kT) + \mathbf{H}(T)\mathbf{u}(kT) \quad (2.37)$$

Dimana nilai sinyal kontrol $\mathbf{u}(t)$ melalui proses *sampling* dan ZOH sehingga nilai $\mathbf{u}(t)$ konstan dalam interval *sampling* tersebut.

$$\mathbf{u}(t) = \mathbf{u}(kT) \quad ; \quad kT \leq t < kT + T \quad (2.38)$$

Bila Persamaan (2.37) didiskritkan dengan frekuensi *sampling* T untuk k dan $k+1$, maka persamaan menjadi sebagai berikut.

$$\mathbf{x}(kT) = e^{AkT}\mathbf{x}(0) + e^{AkT} \int_0^{kT} e^{-A\tau}\mathbf{B}\mathbf{u}(\tau)d\tau \quad (2.39)$$

$$\begin{aligned}
\mathbf{x}((k+1)T) &= e^{A(k+1)T}\mathbf{x}(0) \\
&+ e^{A(k+1)T} \int_0^{(k+1)T} e^{-A\tau}\mathbf{B}\mathbf{u}(\tau)d\tau \quad (2.40)
\end{aligned}$$

Persamaan (2.40) dikurangkan dengan Persamaan (2.39) lalu karena nilai $\mathbf{u}(t) = \mathbf{u}(kT)$ sama untuk $kT \leq t < kT + T$, maka nilai $\mathbf{u}(\tau) = \mathbf{u}(kT)$ dapat dianggap konstan sehingga hasil selisih tersebut dapat dituliskan sebagai berikut dengan permisalan $\lambda = T - t$.

$$\mathbf{x}((k+1)T) = e^{AT}\mathbf{x}(kT) + \int_0^T e^{-A\lambda}\mathbf{B}\mathbf{u}(kT)d\lambda \quad (2.41)$$

Maka dari Persamaan (2.41), matriks \mathbf{G} dan \mathbf{H} dari Persamaan (2.37) dapat ditentukan sebagai berikut. \mathbf{H} dapat disederhanakan bila matriks \mathbf{A} nonsingular.

$$\mathbf{G}(T) = e^{AT} \quad (2.42)$$

$$\mathbf{H}(T) = \left(\int_0^T e^{A\lambda} d\lambda \right) \mathbf{B} = \mathbf{A}^{-1}(e^{AT} - \mathbf{I})\mathbf{B} \quad (2.43)$$

Dimana e^{AT} dapat ditentukan dengan menggunakan persamaan berikut dengan \mathbf{D} adalah matriks diagonal dari \mathbf{A} yang berisikan *eigenvalue* dari \mathbf{A} ($\sigma_1, \sigma_2, \dots, \sigma_n$).

$$e^{At} = \mathbf{P}e^{\mathbf{D}t}\mathbf{P}^{-1} \quad (2.44)$$

$$\mathbf{P} = \begin{bmatrix} 1 & 1 & \dots & 1 \\ \sigma_1 & \sigma_2 & \dots & \sigma_n \\ \sigma_1^2 & \sigma_2^2 & \dots & \sigma_n^2 \\ \vdots & \vdots & \dots & \vdots \\ \sigma_1^{n-1} & \sigma_2^{n-1} & \dots & \sigma_n^{n-1} \end{bmatrix} \quad (2.45)$$

Konversi persamaan *state space* kontinu menjadi diskrit dapat dilakukan dengan *function* `c2d(sys, Ts)`, yang terdapat dalam MATLAB dengan melakukan perhitungan Persamaan (2.42) dan (2.43).

Pole dari sistem kontinu (σ) dapat dikonversi ke dalam *pole* sistem diskrit ($\hat{\sigma}$) dengan menggunakan Persamaan berikut [11].

$$\hat{\sigma} = e^{\sigma T} \quad (2.46)$$

2.5 Pole Placement [12]

Salah satu metode yang dapat digunakan dalam *tuning* parameter *Gain* dari sistem kontrol *state feedback* adalah dengan metode *pole placement*. Metode ini ditujukan untuk menentukan *pole* dari sistem *closed loop* yang diinginkan bila telah diberi kontroler. Pemilihan *pole* dapat dilakukan dengan menentukan kriteria hasil desain yang diinginkan dimana *pole* itu sendiri adalah *time constant* dari sistem *closed loop* [12].

Bila terdapat sistem *state space* $\mathbf{x} \in R^n$ dan sinyal kontrol sebagai berikut.

$$\begin{aligned} \dot{\mathbf{x}}(t) &= \mathbf{A}\mathbf{x}(t) + \mathbf{B}\mathbf{u}(t) \\ \mathbf{u}(t) &= -\mathbf{K}\mathbf{x}(t) \end{aligned} \quad (2.47)$$

Maka bisa didapatkan karakteristik polynomial dari matriks \mathbf{A} sebagai berikut.

$$|s\mathbf{I} - \mathbf{A}| = s^n + a_1s^{n-1} + \dots + a_{n-1}s + a_n \quad (2.48)$$

Bila ditentukan *pole closed loop* ($\hat{\sigma}$) sebagai berikut,

$$(s - \sigma_1)(s - \sigma_2) \dots (s - \sigma_n) = s^n + \alpha_1s^{n-1} + \dots + \alpha_n \quad (2.49)$$

maka dapat dibentuk matriks \mathbf{M} dan \mathbf{W} sebagai penyusun matriks \mathbf{T} .

$$\mathbf{M} = [\mathbf{B} \quad \mathbf{AB} \quad \dots \quad \mathbf{A}^{n-1}\mathbf{B}] \quad (2.50)$$

$$\mathbf{W} = \begin{bmatrix} a_{n-1} & a_{n-2} & \dots & a_1 & 1 \\ a_{n-2} & a_{n-3} & \dots & 1 & 0 \\ \vdots & \vdots & \dots & \vdots & \vdots \\ a_1 & 1 & \dots & 0 & 0 \\ 1 & 0 & \dots & 0 & 0 \end{bmatrix} \quad (2.51)$$

$$\mathbf{T} = \mathbf{MW} \quad (2.52)$$

Dengan matriks-matriks tersebut, maka *Gain* \mathbf{K} bisa didapatkan dengan menghitung

$$\mathbf{K} = [\alpha_n - a_n \quad \dots \quad \alpha_1 - a_1] \mathbf{T}^{-1} \quad (2.53)$$

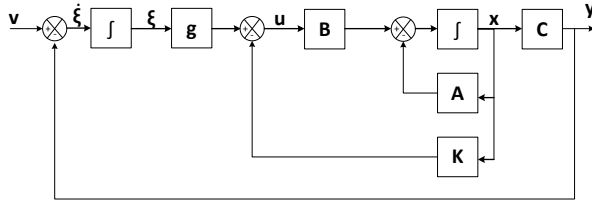
Tahapan metode *pole placement* tersebut dapat dilakukan dengan menggunakan *function* MATLAB `place(sys,pole)`.

2.6 Sistem Augmentasi Servo

Model sistem augmentasi servo adalah pengembangan dari model *state-space* yang ditujukan untuk menambahkan kemampuan memberikan referensi yang keluaran yang diinginkan. Perbedaan terdapat pada pemodelan sistem servo untuk domain waktu kontinyu dan domain waktu diskrit.

2.6.1 Sistem Augmentasi Servo Kontinyu [12]

Augmentasi servo kontinyu dapat disusun dengan blok diagram sebagai berikut [12].



Gambar 2. 9 Augmentasi Servo Kontinyu

Didefinisikan suatu variabel baru yang merupakan selisih dari nilai referensi dengan *output* sistem.

$$\dot{\xi}(t) = v(t) - y(t) \quad (2.54)$$

Penambahan variabel tersebut sebabkan perubahan komposisi sinyal kontrol menjadi sebagai berikut.

$$u(t) = -Kx + g\xi \quad (2.55)$$

Bila $v(t)$ adalah fungsi step saat $t = 0$ maka saat $t > 0$ Persamaan (2.54) dan (2.47) dapat diaugmentasikan menjadi sebagai berikut.

$$\begin{bmatrix} \dot{x}(t) \\ \dot{\xi}(t) \end{bmatrix} = \begin{bmatrix} A & 0 \\ -C & 0 \end{bmatrix} \begin{bmatrix} x(t) \\ \xi(t) \end{bmatrix} + \begin{bmatrix} B \\ 0 \end{bmatrix} u(t) + \begin{bmatrix} 0 \\ 1 \end{bmatrix} v(t) \quad (2.56)$$

Bila Persamaan (2.56) dikurangi dengan waktu $t = \infty$, maka $v(t)$ yang berupa sinyal step akan bernilai 0 sehingga persamaan berubah menjadi sebagai berikut.

$$\begin{bmatrix} \dot{x}(t) - \dot{x}(\infty) \\ \dot{\xi}(t) - \dot{\xi}(\infty) \end{bmatrix} = \begin{bmatrix} A & 0 \\ -C & 0 \end{bmatrix} \begin{bmatrix} x(t) - x(\infty) \\ \xi(t) - \xi(\infty) \end{bmatrix}$$

$$+ \begin{bmatrix} \mathbf{B} \\ 0 \end{bmatrix} [u(t) - u(\infty)] \quad (2.57)$$

Jika hasil selisih tersebut didefinisikan sebagai $x_e(t)$, $\xi_e(t)$, dan $u_e(t)$, serta didefinisikan matriks augmentasi $\hat{\mathbf{A}}$ dan $\hat{\mathbf{B}}$, persamaan tersebut dapat dituliskan kembali menjadi sebagai berikut.

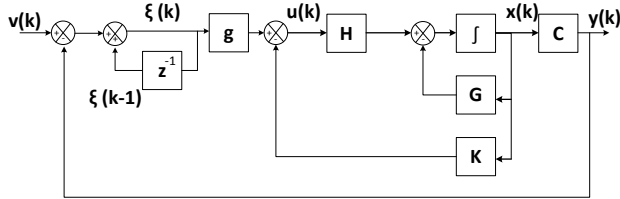
$$\begin{bmatrix} \dot{x}_e(t) \\ \dot{\xi}_e(t) \end{bmatrix} = \hat{\mathbf{A}} \begin{bmatrix} x_e(t) \\ \xi_e(t) \end{bmatrix} + \hat{\mathbf{B}} u_e(t) \quad (2.58)$$

$$u_e = -\hat{\mathbf{K}} \begin{bmatrix} x_e(t) \\ \xi_e(t) \end{bmatrix} \quad (2.59)$$

Dengan melakukan *tuning Gain state feedback* terhadap $\hat{\mathbf{A}}$ dan $\hat{\mathbf{B}}$, maka *Gain* yang didapatkan adalah sebagai berikut.

$$\hat{\mathbf{K}} = [\mathbf{K} \quad -\mathbf{g}] \quad (2.60)$$

2.6.2 Sistem Augmentasi Servo Diskrit [13]



Gambar 2. 10 Augmentasi Servo Diskrit

Pada domain diskrit, model sistem augmentasi servo dapat dimodelkan dalam blok diagram di atas. Bentuk diskrit dari variabel ξ dapat didefinisikan dalam persamaan berikut [10].

$$\xi(k) = \xi(k-1) + v(k) - y(k) \quad (2.61)$$

Persamaan tersebut dapat dituliskan ulang sebagai berikut dengan substitusi Persamaan (2.37).

$$\begin{aligned} \xi(k+1) &= \xi(k) + v(k+1) - y(k+1) \\ \xi(k+1) &= \xi(k) + v(k+1) - \mathbf{C}\mathbf{x}(k+1) \\ \xi(k+1) &= \xi(k) + v(k+1) - \mathbf{C}[\mathbf{G}\mathbf{x}(k) + \mathbf{H}\mathbf{u}(k)] \\ \xi(k+1) &= -\mathbf{C}\mathbf{G}\mathbf{x}(k) + \xi(k) - \mathbf{C}\mathbf{H}\mathbf{u}(k) + v(k+1) \end{aligned} \quad (2.62)$$

Pada persamaan tersebut, sinyal kontrol $\mathbf{u} \in R^m$ dan $\mathbf{x} \in R^n$ dapat dinyatakan dalam persamaan berikut.

$$\mathbf{u}(k) = -\mathbf{K}\mathbf{x}(k) + \mathbf{g}\xi(k) \quad (2.63)$$

Jika sinyal kontrol dinyatakan dalam $k+1$ dan disubstitusikan Persamaan (2.62) beserta (2.37), persamaan menjadi sebagai berikut.

$$\mathbf{u}(k+1) = -\mathbf{K}\mathbf{x}(k+1) + \mathbf{g}\xi(k+1)$$

$$= (K - KG - gCG)x(k) + (I_m - KH - gCH)u(k) + gv(k+1) \quad (2.64)$$

Bila Persamaan (2.36) dikombinasikan dengan Persamaan (2.64), persamaan tersebut menjadi sebagai berikut.

$$\begin{bmatrix} x(k+1) \\ u(k+1) \end{bmatrix} = \begin{bmatrix} K - KG - gCG & I_m - KH - gCH \end{bmatrix} \begin{bmatrix} x(k) \\ u(k) \end{bmatrix} + \begin{bmatrix} 0 \\ g \end{bmatrix} v(k+1) \quad (2.65)$$

Jika nilai v adalah *step*, maka $v(\infty)$ adalah konstan sehingga $v(k) = v(\infty)$, maka saat Persamaan (2.65) dihitung untuk $k = \infty$ dan diselisihkan, persamaan menjadi sebagai berikut.

$$\begin{bmatrix} x(k+1) - x(\infty) \\ u(k+1) - u(\infty) \end{bmatrix} = \begin{bmatrix} K - KG - gCG & I_m - KH - gCH \end{bmatrix} \begin{bmatrix} x(k) - x(\infty) \\ u(k) - u(\infty) \end{bmatrix} \quad (2.66)$$

Jika hasil selisih tersebut didefinisikan sebagai $x_e(t)$, $u_e(t)$, dan $g(t)$, lalu didefinisikan variabel $w(k)$, serta didefinisikan matriks augmentasi \hat{G} dan \hat{H} , persamaan tersebut dapat dituliskan kembali menjadi sebagai berikut.

$$\begin{bmatrix} x_e(k+1) \\ u_e(k+1) \end{bmatrix} = \begin{bmatrix} G & H \\ 0 & 0 \end{bmatrix} \begin{bmatrix} x_e(k) \\ u_e(k) \end{bmatrix} + \begin{bmatrix} 0 \\ I_m \end{bmatrix} w(k) \quad (2.67)$$

Dimana

$$w(k) = [K - KG - gCG : I_m - KH - gCH] \begin{bmatrix} x_e(k) \\ u_e(k) \end{bmatrix} \quad (2.68)$$

Bila dilakukan *tuning Gain* terhadap matriks augmentasi \hat{G} dan \hat{H} , maka akan didapatkan nilai *Gain* sebagai berikut.

$$\hat{K} = -[K - KG - gCG : I_m - KH - gCH] \quad (2.69)$$

Berikutnya *Gain* K dan g bisa didapatkan dengan menggunakan persamaan berikut.

$$\hat{\hat{K}} = [K : g] = [\hat{K} + [0 : I_m]] \begin{bmatrix} G - I_n & H \\ CG & CH \end{bmatrix}^{-1} \quad (2.70)$$

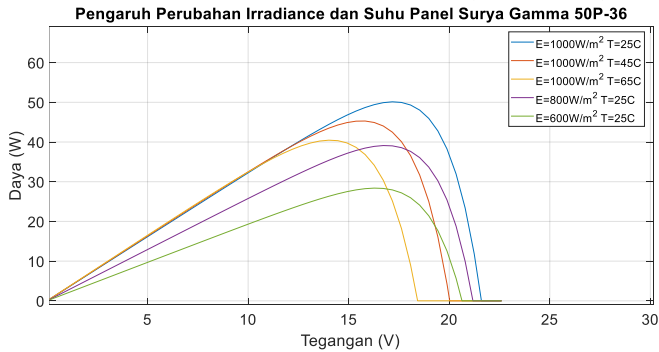
BAB III PERANCANGAN SISTEM

Pada bab ini dijelaskan tahapan pengerjaan yang dimulai pengenalan dinamika sistem melalui identifikasi permasalahan, pemodelan matematika, dan pemodelan fuzzy Takagi-Sugeno. Berikutnya penjelasan dilanjutkan dalam pembahasan perancangan analitik yang meliputi metode *pole placement* dalam menentukan penguat *state feedback* yang digunakan pada sistem kontinu dan diskrit, perancangan program simulasi kontinu, perancangan program simulasi diskrit, dan perancangan program implementasi dengan *support package* MATLAB Simulink untuk Arduino yang cara kerjanya dilampirkan di lampiran B. Selanjutnya dibahas perancangan *hardware* yang menggunakan Panel Surya Gama Solar 50P-36, modul Konverter *Buck* XL4015, DAC MCP4725, dan Arduino Mega 2560.

3.1 Identifikasi Permasalahan

Daya dari panel surya adalah perkalian dari arus yang dihasilkan dari Persamaan (2.2) dan tegangan dari panel surya itu sendiri. Hasil dari perkalian tersebut dapat dinyatakan dalam persamaan berikut.

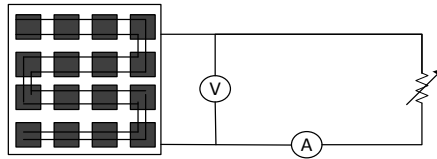
$$P_{pv} = i_{pv}v_{pv} = n_p I_{ph} v_{pv} - n_p I_{rs} v_{pv} \left(e^{\frac{k_{pv} v_{pv}}{n_s}} - 1 \right) \quad (3.1)$$



Gambar 3. 1 Simulasi Panel Surya Gama Solar 50P-36

Berdasarkan persamaan tersebut, maka dapat digambarkan simulasi daya panel surya terhadap tegangan dengan variasi perubahan parameter *irradiance* dan suhu panel di Gambar 3.1. Simulasi tersebut

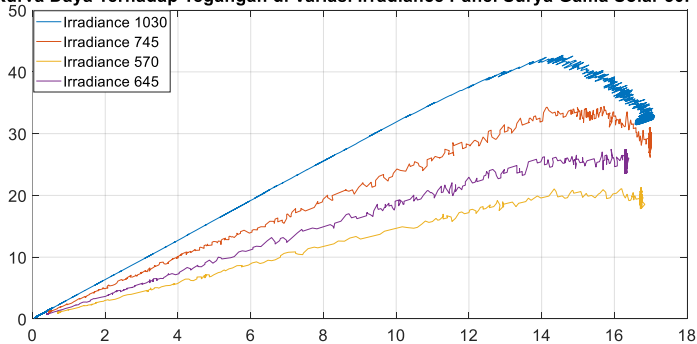
dapat diimplementasikan langsung kepada panel surya Gama Solar 50P-36 dengan konstruksi rangkaian seperti pada Gambar 3.2 di mana resistor variabel sebagai beban diubah nilainya dari $0\ \Omega$ sampai $10\ \Omega$ pada *irradiance* yang berbeda sedangkan suhu panel tidak divariasikan sehingga didapatkan hasil seperti pada Gambar 3.3. Suhu panel diasumsikan konstan dikarenakan keterbatasan alat penulis dalam mengukur suhu panel. Terdapat perbedaan nilai daya maksimum yang dapat dicapai dikarenakan adanya faktor suhu yang tidak dalam kondisi STC.



Gama Solar 50P-36

Gambar 3. 2 Konstruksi Rangkaian Kurva Karakteristik Daya terhadap Tegangan

Kurva Daya Terhadap Tegangan di Variasi Irradiance Panel Surya Gama Solar 50P-36



Gambar 3. 3 Kurva Daya terhadap Tegangan Panel Surya Gama Solar 50P-36

Berdasarkan Persamaan (3.1) tersebut, dapat dilakukan turunan parsial dari P_{pv} terhadap tegangan v_{pv} dan menghasilkan persamaan

seperti berikut dimana titik daya maksimum akan terpenuhi dengan kondisi $dP_{pv}/dv_{pv} = 0$.

$$\begin{aligned}\frac{dP_{pv}}{dv_{pv}} &= i_{pv} + v_{pv} \frac{di_{pv}}{dv_{pv}} \\ &= i_{pv} - \frac{n_p k_{pv}}{n_s} I_{rs} v_{pv} e^{\frac{k_{pv} v_{pv}}{n_s}}\end{aligned}\quad (3.2)$$

Untuk memenuhi kondisi tersebut, dengan sifatnya sebagai sumber arus yang konstan, maka diperlukan suatu aktuator yang mampu menggeser tegangan v_{pv} menuju titik daya maksimum dari panel pada kondisi *irradiance* dan suhu tertentu. Dalam suatu sistem panel surya *stand-alone*, dimana panel surya sebagai satu-satunya sumber listrik yang terhubung dengan beban, salah satu aktuator yang dapat digunakan adalah Konverter *Buck*.

3.2 Pemodelan Matematika

Berdasarkan Persamaan Konverter *Buck* (2.19), (2.20), dan (2.21), dengan $V_{in} = v_{pv}$ dan $i_{in} = i_{pv}$, maka persamaan tersebut menjadi seperti berikut.

$$\begin{aligned}\dot{i}_L &= \frac{1}{L} (v_{pv}(u) - V_D(1-u) - V_{load} - i_L R_L - i_L R_b \\ &\quad + i_{load} R_b)\end{aligned}\quad (3.3)$$

$$\dot{v}_{pv} = \frac{1}{C_a} (i_{pv} - i_L(u))\quad (3.4)$$

$$\dot{V}_{load} = \frac{1}{C_b} (i_L - i_{load})\quad (3.5)$$

Ketiga persamaan tersebut dapat dimodelkan dalam *state-space* dengan memisalkan beberapa variabel baru antara lain:

$$I_b = 1 - \frac{i_{load}}{i_L}\quad (3.6)$$

$$G_a = \frac{i_{pv}}{v_{pv}}\quad (3.7)$$

Kedua variabel tersebut bila disubstitusikan ke dalam Persamaan (3.3), (3.4), dan (3.5) akan mampu membentuk suatu sistem *state-space* dengan $\mathbf{x} = [i_L \quad V_{pv} \quad V_{load}]^T$ dan $y = dP_{pv}/dv_{pv}$ sebagai berikut.

$$\begin{aligned}
\begin{bmatrix} \dot{i}_L \\ \dot{V}_{pv} \\ \dot{V}_{load} \end{bmatrix} &= \begin{bmatrix} -\frac{1}{L}(I_b R_b + R_L) & 0 & -\frac{1}{L} \\ 0 & \frac{1}{C_a} G_a & 0 \\ \frac{1}{C_b} I_b & 0 & 0 \end{bmatrix} \begin{bmatrix} i_L \\ V_{pv} \\ V_{load} \end{bmatrix} \\
&+ \begin{bmatrix} -\frac{1}{L}(V_D + V_{pv}) \\ -\frac{1}{C_a} i_L \\ 0 \end{bmatrix} u + \begin{bmatrix} 1 \\ 0 \\ 0 \end{bmatrix} \left(-\frac{V_D}{L}\right) \\
&\equiv \mathbf{A}(\mathbf{x})\mathbf{x} + \mathbf{B}(\mathbf{x})u + \mathbf{B}_0 \left(-\frac{V_D}{L}\right) \quad (3.8)
\end{aligned}$$

$$\mathbf{y} = \begin{bmatrix} 0 & \left(G_a - \frac{n_p k_{pv}}{n_s} I_{rs} e^{\frac{k_{pv} v_{pv}}{n_s}}\right) & 0 \end{bmatrix} \begin{bmatrix} i_L \\ v_{pv} \\ v_{load} \end{bmatrix} \equiv \mathbf{C}(\mathbf{x})\mathbf{x} \quad (3.9)$$

Sifat tidak linear dari model tersebut akan dilinearisasi dengan pemodelan dalam Takagi-Sugeno pada titik-titik kerja di masing-masing masukan inferensi fuzzy.

3.3 Pemodelan Fuzzy Takagi-Sugeno

Dengan pengamatan pada fungsi $A(x)$, $B(x)$, dan $C(x)$ serta berdasarkan nilai yang didapat dari referensi [3], variabel premis fuzzy yang digunakan antara lain $z_1 = I_b$, $z_2 = G_a$, $z_3 = v_{pv}$, dan $z_4 = n_p k_{pv} / n_s I_{rs} e^{k_{pv} v_{pv} / n_s}$ yang akan dilinearisasi pada masing-masing titik kerjanya, serta variabel i_L pada matriks $\mathbf{B}(\mathbf{x})$ dilinearisasi di nilai arus maksimum dari panel surya. Dengan variabel premis tersebut maka Persamaan (3.8) dan (3.9) dapat direpresentasikan oleh aturan Fuzzy Takagi-Sugeno berikut.

Aturan plant i) :

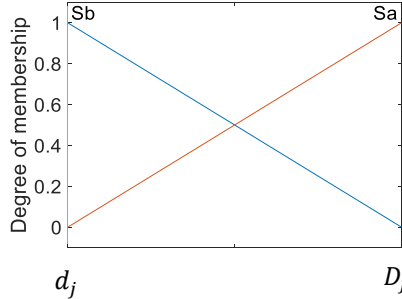
If $z_1(t)$ adalah F_{1i} dan $z_2(t)$ adalah F_{2i} dan $z_3(t)$ adalah F_{3i} dan $z_4(t)$ adalah F_{4i}

$$\begin{aligned}
\text{Then } \dot{\mathbf{x}}(t) &= \mathbf{A}_i \mathbf{x}(t) + \mathbf{B}_i u(t) + \mathbf{B}_0 \left(-\frac{V_D}{L}\right) \\
\mathbf{y}(t) &= \mathbf{C}_i \mathbf{x}(t) \quad ; i = 1, 2, \dots, r \quad (3.10)
\end{aligned}$$

Dimana F_{ji} ($j = 1, 2, 3, 4$) adalah fuzzy set, r adalah banyaknya rule fuzzy, dan A_i , B_i , dan C_i adalah matriks subsistem yang bersesuaian dengan rule

fuzzy. Fungsi keanggotaan yang digunakan adalah fungsi segitiga dengan 2 titik kerja sebagai berikut. Fungsi keanggotaan digambarkan di Gambar 3.4.

$$S_{aj} = \frac{z_j(t) - d_j}{D_j - d_j}; S_{bj} = 1 - S_{aj} \quad (3.11)$$



Gambar 3. 4 Fungsi Keanggotaan

Dimana D_j adalah nilai maksimum dari $z_j(t)$ dan d_j adalah nilai minimum dari $z_j(t)$. Dengan fungsi keanggotaan tersebut, maka sistem fuzzy dapat merepresentasikan dinamika model *plant* non-linear dengan tabel aturan sebagai berikut.

Tabel 3. 1 Aturan Fuzzy Takagi-Sugeno

| i | Fuzzy Set ($F_{1i}, F_{2i}, F_{3i}, F_{4i}$) | Parameter Linearisasi ($\theta_{1i}, \theta_{2i}, \theta_{3i}, \theta_{4i}$) |
|----|---|---|
| 1 | ($S_{a1}, S_{a2}, S_{a3}, S_{a4}$) | ($D_1, D_2, D_3, D_2 - D_4$) |
| 2 | ($S_{a1}, S_{a2}, S_{b3}, S_{a4}$) | ($D_1, D_2, d_3, D_2 - D_4$) |
| 3 | ($S_{a1}, S_{b2}, S_{a3}, S_{a4}$) | ($D_1, d_2, D_3, d_2 - D_4$) |
| 4 | ($S_{a1}, S_{b2}, S_{b3}, S_{a4}$) | ($D_1, d_2, d_3, d_2 - D_4$) |
| 5 | ($S_{b1}, S_{a2}, S_{a3}, S_{a4}$) | ($d_1, D_2, D_3, D_2 - D_4$) |
| 6 | ($S_{b1}, S_{a2}, S_{b3}, S_{a4}$) | ($d_1, D_2, d_3, D_2 - D_4$) |
| 7 | ($S_{b1}, S_{b2}, S_{a3}, S_{a4}$) | ($d_1, d_2, D_3, d_2 - D_4$) |
| 8 | ($S_{b1}, S_{b2}, S_{b3}, S_{a4}$) | ($d_1, d_2, d_3, d_2 - D_4$) |
| 9 | ($S_{a1}, S_{a2}, S_{a3}, S_{b4}$) | ($D_1, D_2, D_3, D_2 - d_4$) |
| 10 | ($S_{a1}, S_{a2}, S_{b3}, S_{b4}$) | ($D_1, D_2, d_3, D_2 - d_4$) |
| 11 | ($S_{a1}, S_{b2}, S_{a3}, S_{b4}$) | ($D_1, d_2, D_3, d_2 - d_4$) |
| 12 | ($S_{a1}, S_{b2}, S_{b3}, S_{b4}$) | ($D_1, d_2, d_3, d_2 - d_4$) |

| i | Fuzzy Set ($F_{1i}, F_{2i}, F_{3i}, F_{4i}$) | Parameter Linearisasi ($\theta_{1i}, \theta_{2i}, \theta_{3i}, \theta_{4i}$) |
|----|---|---|
| 13 | ($S_{b1}, S_{a2}, S_{a3}, S_{b4}$) | ($d_1, D_2, D_3, D_2 - d_4$) |
| 14 | ($S_{b1}, S_{a2}, S_{b3}, S_{b4}$) | ($d_1, D_2, d_3, D_2 - d_4$) |
| 15 | ($S_{b1}, S_{b2}, S_{a3}, S_{b4}$) | ($d_1, d_2, D_3, d_2 - d_4$) |
| 16 | ($S_{b1}, S_{b2}, S_{b3}, S_{b4}$) | ($d_1, d_2, d_3, d_2 - d_4$) |

Variabel premis, defuzzifikasi *weighted average*, dan operasi himpunan fuzzy *algebraic product* adalah sebagai berikut.

$$\mathbf{z}(t) = [z_1(t) \ z_2(t) \ z_3(t) \ z_4(t)]^T \quad (3.12)$$

$$\mu_i(\mathbf{z}(t)) = \frac{w_i(\mathbf{z}(t))}{\sum_{i=1}^r w_i(\mathbf{z}(t))} \quad (3.13)$$

$$w_i(\mathbf{z}(t)) = \prod_{j=1}^5 F_{ji}(z_j(t)) \quad (3.14)$$

Berdasarkan Tabel Aturan Fuzzy Takagi Sugeno, dapat dibentuk matriks \mathbf{A}_i , \mathbf{B}_i , dan \mathbf{C}_i yang telah terlinearisasi dengan parameter linearisasi yang bersesuaian. Matriks tersebut adalah sebagai berikut.

$$\mathbf{A}_i = \begin{bmatrix} -\frac{1}{L}(\theta_{1i}R_b + R_L) & 0 & -\frac{1}{L} \\ 0 & \frac{1}{C_a}\theta_{2i} & 0 \\ \frac{1}{C_b}\theta_{1i} & 0 & 0 \end{bmatrix}$$

$$\mathbf{B}_i = \begin{bmatrix} -\frac{1}{L}(V_D + \theta_{3i}) \\ -\frac{1}{C_a}i_{mp} \\ 0 \end{bmatrix}$$

$$\mathbf{C}_i = [0 \quad \theta_{4i} \quad 0] \quad (3.15)$$

Dengan fungsi keanggotaan segitiga pada fuzzifikasi variabel premis, mekanisme inferensi dengan operasi himpunan fuzzy *algebraic product*, defuzzifikasi *weighted average*, maka keluaran yang terinferesikan dari sistem fuzzy adalah sebagai berikut.

$$\dot{\mathbf{x}}(t) = \sum_{i=1}^r \mu_i(\mathbf{z}(t)) \{ \mathbf{A}_i \mathbf{x}(t) + \mathbf{B}_i u(t) \} + \mathbf{B}_0 \left(-\frac{V_D}{L} \right)$$

$$y(t) = \sum_{i=1}^r \mu_i(\mathbf{z}(t)) \mathbf{C}_i \mathbf{x}(t) \quad (3.16)$$

3.4 Perancangan Analitik

Berdasarkan sistem yang telah terlinearisasi menjadi beberapa sistem *state space* sebagai hasil dari Fuzzy Takagi Sugeno, dilakukan perancangan kontroler untuk simulasi dalam sistem augmentasi servo kontinyu dan perancangan *Gain* yang bersesuaian dengan metode *pole placement* sedangkan kontroler implementasi dirancang dengan terlebih dahulu melakukan transformasi sistem *state space* kontinyu menjadi sistem diskrit, lalu dilanjutkan dengan membuat model augmentasi servo diskrit, dan merancang *Gain* yang bersesuaian dengan metode *pole placement* diskrit. *Gain* yang didapat dari sistem diskrit digunakan sebagai *gain* untuk implementasi yang *sampling* telah disesuaikan dengan simulasi diskrit yang dilakukan.

3.4.1 Perancangan Kontroler Kontinyu

Perancangan nilai *Gain* dilakukan pada model sistem augmentasi servo kontinyu [12], lalu dilanjutkan dengan metode *pole placement*, dan berikutnya disusun sebagai konsekuen dari Fuzzy Takagi-Sugeno.

3.4.1.1 Model Augmentasi Servo Kontinyu

Didefinisikan suatu variabel $\dot{\xi}$ yang berupa pengurangan dari nilai referensi keluaran yang diinginkan dengan keluaran dari sistem. Karena nilai keluaran yang diinginkan dari Persamaan dP/dV (3.2) adalah 0, maka variabel tersebut berdasarkan Persamaan (2.54) dan substitusi persamaan y dari Sistem (3.16) adalah sebagai berikut.

$$\dot{\xi} = 0 - y(t) = - \sum_{i=1}^r \mu_i(\mathbf{z}(t)) \mathbf{C}_i \mathbf{x}(t) \quad (3.17)$$

Berdasarkan variabel tersebut dan Persamaan (2.56) maka sistem (3.16) dapat direpresentasikan ke dalam augmentasi *state space* sebagai berikut.

$$\begin{bmatrix} \dot{x} \\ \dot{\xi} \end{bmatrix} = \sum_{i=1}^r \mu_i \left\{ \begin{bmatrix} \mathbf{A}_i & \mathbf{0} \\ -\mathbf{C}_i & 0 \end{bmatrix} \begin{bmatrix} x(t) \\ \xi(t) \end{bmatrix} + \begin{bmatrix} \mathbf{B}_i \\ \mathbf{0} \end{bmatrix} u(t) \right\}$$

$$\begin{aligned}
&= \sum_{i=1}^r \mu_i \left\{ \widehat{\mathbf{A}}_i \begin{bmatrix} x(t) \\ \xi(t) \end{bmatrix} + \widehat{\mathbf{B}}_i u(t) \right\} \\
u(t) &= \sum_{i=1}^r \mu_i \{ -\mathbf{K}_i \mathbf{x}(t) + g_i \xi(t) \}
\end{aligned} \tag{3.18}$$

Dengan sistem tersebut, maka nilai *Gain* \mathbf{K}_i dan k_i bisa didapatkan dengan metode *pole placement* pada matriks $\widehat{\mathbf{A}}_i$ dan $\widehat{\mathbf{B}}_i$. Metode tersebut akan hasilkan gain $\widehat{\mathbf{K}}_i$ sebagai berikut.

$$\widehat{\mathbf{K}}_i = [\mathbf{K}_i \quad \vdots \quad -g_i] \tag{3.19}$$

3.4.1.2 Metode Pole Placement

Metode *Pole placement* diawali dengan menentukan *Pole* yang diinginkan dari sistem. Berdasarkan pengamatan simulasi terhadap *pole* dari sistem *open loop* σ .

Tabel 3. 2 Pole Sistem Open Loop

| i | Pole Sistem Open Loop | | |
|----|-----------------------|---------------------|---------|
| 1 | -87,33333-734,0443i | -87,33333+734,0443i | 204,918 |
| 2 | -87,33333-734,0443i | -87,33333+734,0443i | 204,918 |
| 3 | -87,33333-734,0443i | -87,33333+734,0443i | 819,672 |
| 4 | -87,33333-734,0443i | -87,33333+734,0443i | 819,672 |
| 5 | -76,53333-656,7352i | -76,53333+656,7352i | 204,918 |
| 6 | -76,53333-656,7352i | -76,53333+656,7352i | 204,918 |
| 7 | -76,53333-656,7352i | -76,53333+656,7352i | 819,672 |
| 8 | -76,53333-656,7352i | -76,53333+656,7352i | 819,672 |
| 9 | -87,33333-734,0443i | -87,33333+734,0443i | 204,918 |
| 10 | -87,33333-734,0443i | -87,33333+734,0443i | 204,918 |
| 11 | -87,33333-734,0443i | -87,33333+734,0443i | 819,672 |
| 12 | -87,33333-734,0443i | -87,33333+734,0443i | 819,672 |
| 13 | -76,53333-656,7352i | -76,53333+656,7352i | 204,918 |
| 14 | -76,53333-656,7352i | -76,53333+656,7352i | 204,918 |
| 15 | -76,53333-656,7352i | -76,53333+656,7352i | 819,672 |
| 16 | -76,53333-656,7352i | -76,53333+656,7352i | 819,672 |

Berdasarkan pengamatan terhadap *Pole Open loop* serta dinamika sistem, dipilih *Pole* untuk sistem *close loop* $\hat{\sigma}$ yang diinginkan sebagai berikut.

$$\hat{\sigma}_1 = -500 - j5 \quad \hat{\sigma}_2 = -500 + j5 \quad \hat{\sigma}_3 = -0,5 \quad \hat{\sigma}_4 = -1000$$

Dengan *pole* dominan di -0,5, maka sistem diharapkan memiliki *time constant* sebesar 2 detik. Berikutnya dilanjutkan dengan penggunaan *function place* dari MATLAB yang telah dijelaskan pada teori penunjang sub bab 2.5. Hasil dari *function* tersebut adalah nilai-nilai *Gain* yang bersesuaian dengan masing-masing sistem yang telah terlinearisasi dan akan digunakan sebagai konsekuen.

3.4.1.3 Konsekuen Fuzzy Takagi-Sugeno

Konsekuen Fuzzy Takagi-Sugeno disusun dalam aturan kontroler sebagai berikut.

Aturan kontroler *i*) :

$$\begin{aligned} \text{If} \quad & z_1(t) \text{ adalah } F_{1i} \text{ dan } z_2(t) \text{ adalah } F_{2i} \text{ dan } z_3(t) \text{ adalah } \\ & F_{3i} \text{ dan } z_4(t) \text{ adalah } F_{4i} \\ \text{Then} \quad & u(t) = \mu_i \{-K_i x(t) + g_i \xi(t)\} \end{aligned} \quad (3.20)$$

Nilai-nilai *Gain* \widehat{K}_i adalah sebagai berikut.

Tabel 3. 3 Nilai *Gain* Hasil *Pole Placement* Sistem Kontiyu

| i | Gain $\widehat{K}_i = [K_i \quad : \quad -g_i]$ | | | |
|----|---|----------|----------|-----------|
| 1 | 0,0072092 | -0,40969 | 0,065058 | -0,066979 |
| 2 | 0,018734 | -0,40969 | 0,16906 | -0,066979 |
| 3 | 0,0084926 | -0,27597 | 0,058262 | -0,060727 |
| 4 | 0,022069 | -0,27597 | 0,1514 | -0,060727 |
| 5 | 0,0059139 | -0,50094 | 0,086808 | -0,083724 |
| 6 | 0,015368 | -0,50094 | 0,22558 | -0,083724 |
| 7 | 0,0075779 | -0,34311 | 0,081683 | -0,075909 |
| 8 | 0,019692 | -0,34311 | 0,21226 | -0,075909 |
| 9 | 0,0072092 | -0,40969 | 0,065058 | -19,518 |
| 10 | 0,018734 | -0,40969 | 0,16906 | -19,518 |
| 11 | 0,0084926 | -0,27597 | 0,058262 | -0,48794 |
| 12 | 0,022069 | -0,27597 | 0,1514 | -0,48794 |
| 13 | 0,0059139 | -0,50094 | 0,086808 | -24,397 |
| 14 | 0,015368 | -0,50094 | 0,22558 | -24,397 |
| 15 | 0,0075779 | -0,34311 | 0,081683 | -0,60993 |
| 16 | 0,019692 | -0,34311 | 0,21226 | -0,60993 |

3.4.2 Perancangan Kontroler Diskrit

Kontroler Diskrit dirancang dengan terlebih dahulu melakukan diskritisasi dari sistem *state space*, kemudian dilanjutkan dengan pemodelan sistem augmentasi servo diskrit. Nilai *Gain* berikutnya dapat dirancang dengan metode *pole placement* [10].

3.4.2.1 Diskritisasi Sistem State Space

Sistem kontinyu yang telah terlinearisasi didiskritkan dengan periode *sampling* $T = 0.005s$ seperti kemampuan dari *Add on Arduino to Simulink* dari MATLAB. Maka dibentuk matriks \mathbf{G}_i dan \mathbf{H}_i yang bersesuaian dengan \mathbf{A}_i dan \mathbf{B}_i sebagai berikut dengan $\lambda = T - t$.

$$\begin{aligned}\mathbf{G}_i &= e^{\mathbf{A}_i T} \\ \mathbf{H}_i &= \left(\int_0^T e^{\mathbf{A}_i \lambda} d\lambda \right) \mathbf{B}_i\end{aligned}\quad (3.21)$$

Berikutnya digunakan *function c2d* yang cara kerjanya telah dijelaskan di teori penunjang sub bab 2.4. Hasil dari *function* tersebut adalah sistem *state space* diskrit sebagai berikut.

$$\begin{aligned}\dot{\mathbf{x}}(t) &= \sum_{i=1}^r \mu_i(\mathbf{z}(t)) \{ \mathbf{G}_i \mathbf{x}(t) + \mathbf{H}_i u(t) \} + \mathbf{B}_0 \left(-\frac{V_D}{L} \right) \\ y(t) &= \sum_{i=1}^r \mu_i(\mathbf{z}(t)) \mathbf{C}_i \mathbf{x}(t)\end{aligned}\quad (3.22)$$

3.4.2.2 Pemodelan Sistem Augmentasi Servo Diskrit

Variabel ξ dapat didefinisikan dalam domain diskrit dengan integrator *backward* dan dengan nilai yang diinginkan dari Persamaan dP/dV adalah 0 .

$$\xi(k) = \xi(k-1) + 0 - y(k) \quad (3.23)$$

Dengan variabel tersebut, maka berdasarkan tahapan pemodelan augmentasi servo diskrit yang telah dijelaskan di teori penunjang sub bab 2.6.2, augmentasi matriks $\widehat{\mathbf{G}}_i$ dan $\widehat{\mathbf{H}}_i$ adalah sebagai berikut.

$$\begin{aligned}\widehat{\mathbf{G}}_i &= \begin{bmatrix} \mathbf{G}_i & \mathbf{H}_i \\ \mathbf{0} & \mathbf{0} \end{bmatrix} \\ \widehat{\mathbf{H}}_i &= \begin{bmatrix} \mathbf{0} \\ \dots \\ \mathbf{I}_m \end{bmatrix}\end{aligned}\quad (3.24)$$

Dimana $m = 1$ adalah dimensi dari sinyal kontrol dan I_m adalah matriks berisikan nilai 1 dengan dimensi $m \times 1$ dimana m adalah jumlah banyaknya masukan sinyal kontrol(u) yang pada sistem ini sebanyak 1.

3.4.2.3 Metode Pole Placement

Metode *Pole Placement* dilakukan terhadap matriks augmentasi \widehat{G}_i dan \widehat{H}_i dengan *pole close loop* diskrit adalah hasil transformasi *pole close loop* kontinyu dengan *pole close loop* diskrit yang terdapat di teori penunjang sub bab 2.4.

$$\widehat{\zeta}_1 = e^{(-500-j5) \times T} \quad \widehat{\zeta}_2 = e^{(-500+j5) \times T} \quad \widehat{\zeta}_3 = e^{(-0,5) \times T} \quad \widehat{\zeta}_4 = e^{(-1000) \times T}$$

Dengan *function place*, didapatkan nilai *Gain* \widehat{K}_i yang secara matematis adalah augmentasi sebagai berikut.

$$\widehat{K}_i = -[K_i - K_i G_i - g_i C_i G_i \quad : \quad I_m - K_i H_i - g_i C H] \quad (3.25)$$

Berikutnya nilai *Gain* bisa didapatkan dengan Persamaan (2.69) sehingga didapatkan *Gain* sebagai berikut.

$$\widehat{K} = [K_i \quad : \quad g_i] \quad (3.26)$$

3.4.2.4 Konsekuen Fuzzy Takagi-Sugeno

Konsekuen tersusun dalam aturan kontroler diskrit yang terjabarkan sebagai berikut.

Aturan kontroler i) :

$$\begin{aligned} \text{If} \quad & z_1(kT) \text{ adalah } F_{1i} \text{ dan } z_2(kT) \text{ adalah } F_{2i} \text{ dan } z_3(kT) \\ & \text{adalah } F_{3i} \text{ dan } z_4(kT) \text{ adalah } F_{4i} \\ \text{Then} \quad & u(kT) = \mu_i \{-K_i x(kT) + g_i \xi(kT)\} \end{aligned} \quad (3.27)$$

Nilai *Gain* yang didapat adalah sebagai berikut.

Tabel 3. 4 Nilai *Gain* Hasil *Pole Placement* Sistem Diskrit

| i | Gain $\widehat{K} = [K_i \quad : \quad g_i]$ | | | |
|---|--|-----------|------------|-------------|
| 1 | 0,00027441 | -0,088162 | -0,0079407 | 0,000027708 |
| 2 | 0,00071307 | -0,088162 | -0,020635 | 0,000027708 |
| 3 | 0,00052807 | -0,048155 | -0,012414 | 0,000035428 |
| 4 | 0,0013722 | -0,048155 | -0,032258 | 0,000035428 |
| 5 | 0,0028975 | -0,083013 | -0,0097527 | 0,000024933 |
| 6 | 0,0075294 | -0,083013 | -0,025343 | 0,000024933 |
| 7 | 0,0046272 | -0,044112 | -0,014669 | 0,00003188 |
| 8 | 0,012024 | -0,044112 | -0,038119 | 0,00003188 |

| i | $\text{Gain } \hat{K} = [K_i \quad \vdots \quad g_i]$ | | | |
|----|---|-----------|------------|------------|
| 9 | 0,00027441 | -0,088162 | -0,0079407 | 0,00080742 |
| 10 | 0,00071307 | -0,088162 | -0,020635 | 0,00080742 |
| 11 | 0,00052807 | -0,048155 | -0,012414 | 0,00028466 |
| 12 | 0,0013722 | -0,048155 | -0,032258 | 0,00028466 |
| 13 | 0,0028975 | -0,083013 | -0,0097527 | 0,00072656 |
| 14 | 0,0075294 | -0,083013 | -0,025343 | 0,00072656 |
| 15 | 0,0046272 | -0,044112 | -0,014669 | 0,00025615 |
| 16 | 0,012024 | -0,044112 | -0,038119 | 0,00025615 |

3.4.3 Program Simulasi

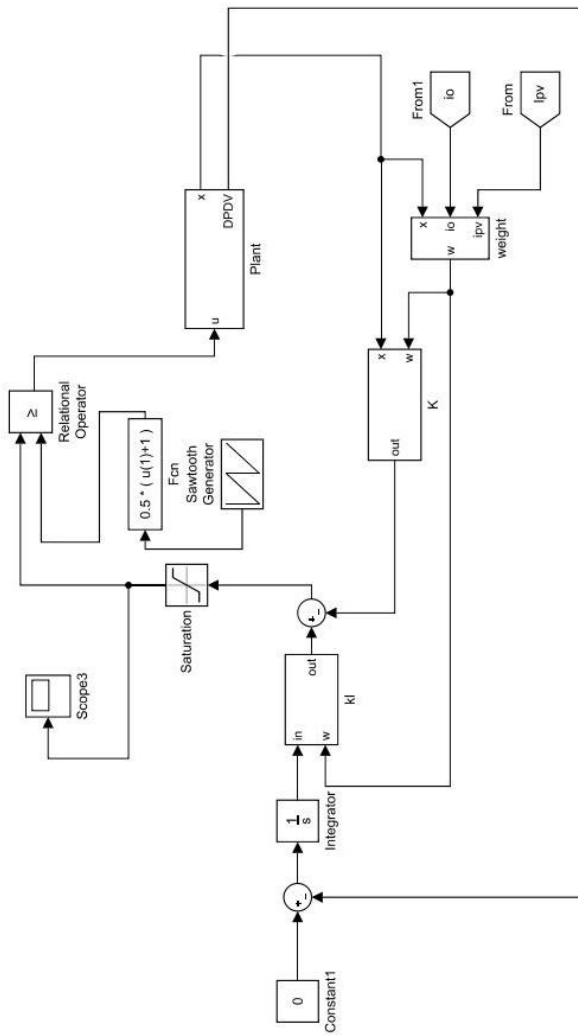
Program simulasi dilaksanakan dalam domain kontinyu dan domain diskrit. Simulasi domain kontinyu dilaksanakan sesuai dengan Sub bab 3.4.1 sedangkan simulasi domain diskrit dilaksanakan sesuai dengan sub bab 3.4.2.

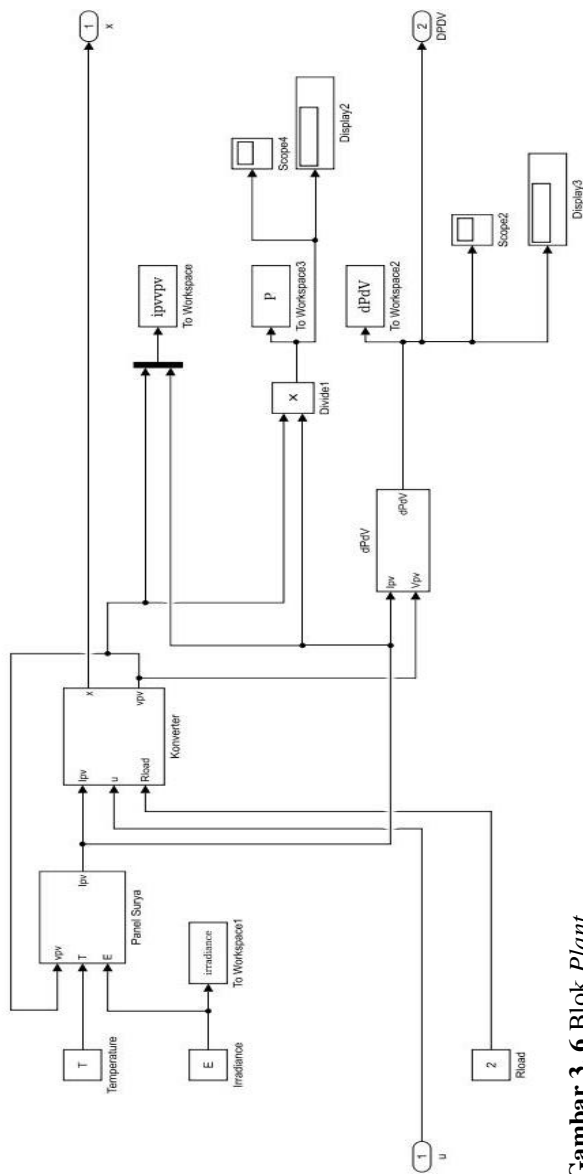
3.4.3.1 Simulasi Domain Kontinyu

Simulasi sistem kontrol kontinyu dibuat dalam MATLAB Simulink yang disusun sesuai pada Gambar 3.5.

Blok terkonstruksi sebagai sistem servo dengan Blok *Gain State Feedback K* dan *Gain Integrator g*. Fuzzyfikasi dilakukan dalam Blok *weight*, sedangkan dinamika *Plant* dan aktuator terdapat pada Blok *Plant*. Sinyal kontrol yang dihasilkan berupa *Duty Cycle* yang berikutnya diproses oleh pembangkitan PWM dengan bantuan komparator dan *Sawtooth Generator* dengan frekuensi sesuai dengan parameter Konverter *Buck* yang digunakan.

Blok *Plant* terdiri dari Blok Panel Surya yang tersusun atas Persamaan (2.2), (2.3), (2.4), dan (2.5) serta Blok Konverter *Buck* yang berupa Persamaan (3.4), (3.5), dan (3.6). Keluaran Blok Panel Surya adalah arus panel surya (i_{pv}) yang dihasilkan oleh masukan parameter *irradiance* (E) dan temperatur panel (T), serta tegangan panel surya (v_{pv}). Blok Konverter *Buck* memiliki masukan i_{pv} , Beban (R_{load}), dan sinyal kontrol (u) yang dalam rupa PWM. Di dalam Blok *Plant* juga terdapat penghitungan dP/dV dengan Blok $dPdV$ sesuai dengan Persamaan (3.2) dan penghitungan daya (P) yang merupakan perkalian v_{pv} dan i_{pv} . Blok *Plant* tergambarkan pada Gambar 3.6.





Gambar 3. 6 Blok Plant

Blok *Weight* adalah blok yang berisikan proses Fuzzyfikasi dan Mekanisme Inferensi untuk menentukan nilai μ_i yang didalam simulasi disimbolkan dengan w . Proses Fuzzyfikasi dilakukan dengan bantuan Blok *Triangular Membership Function* sedangkan proses Mekanisme Inferensi dilakukan dengan bantuan Blok *MATLAB Function*. Pada blok tersebut, dilakukan proses penghitungan Persamaan (3.13) dan (3.14). Nilai keluaran blok tersebut adalah suatu matriks kolom μ_i . Blok tersebut digambarkan pada Gambar 3.8.

$$\mu = \begin{bmatrix} \mu_1 \\ \mu_2 \\ \vdots \\ \mu_r \end{bmatrix} \quad (3.28)$$

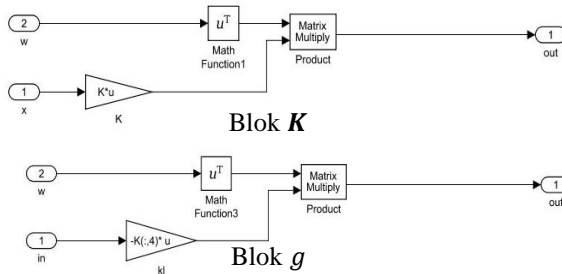
Blok K dan Blok g berisikan penghitungan persamaan $u(t)$ di sistem (3.18) sebagai konsekuen. Penghitungan tersebut juga termasuk proses defuzzyfikasi *weighted average* dengan cara mengalikan matriks μ^T dengan matriks kolom Kx dan $g\xi$. Dimensi dari matriks K adalah $r \times 3$ sedangkan matriks g adalah $r \times 1$.

$$Kx = \begin{bmatrix} K_1 \\ K_2 \\ \vdots \\ K_r \end{bmatrix} \times \begin{bmatrix} x_1 \\ x_2 \\ x_3 \end{bmatrix} \quad (3.29)$$

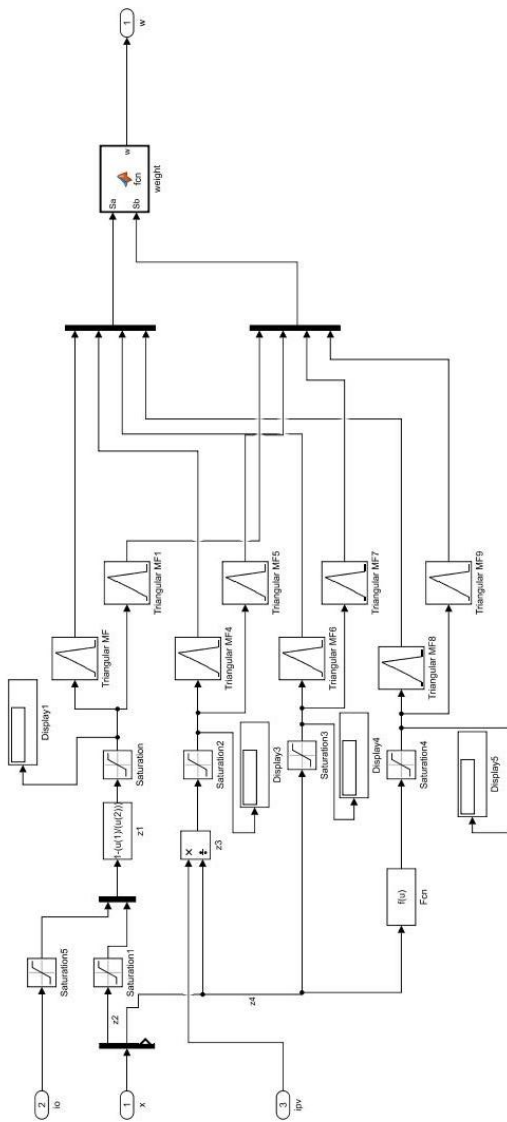
$$g\xi = \begin{bmatrix} -g_1 \\ -g_2 \\ \vdots \\ -g_r \end{bmatrix} \times \xi \quad (3.30)$$

$$u(t) = \sum_{i=1}^r \mu_i \{-K_i x(t) + g_i \xi(t)\} = -\mu^T Kx + \mu^T g\xi \quad (3.31)$$

Adapun blok dari persamaan tersebut digambarkan pada Gambar 3.5.



Gambar 3. 7 Blok *Gain* Kontinyu



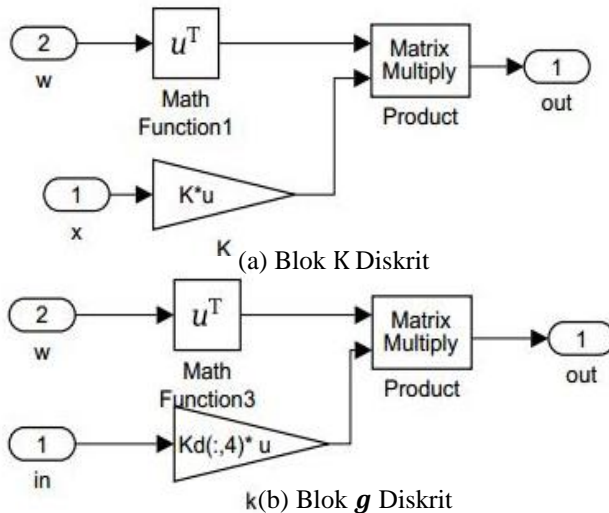
Gambar 3. 8 Blok Weight

Nilai konstanta-konstanta yang terdapat dalam MATLAB Simulink diambil dari workspace sebagai hasil dari file *script* yang berisikan *tuning* kontroler dan parameter-parameter panel surya serta konverter. *Code* yang digunakan terlampir di lampiran.

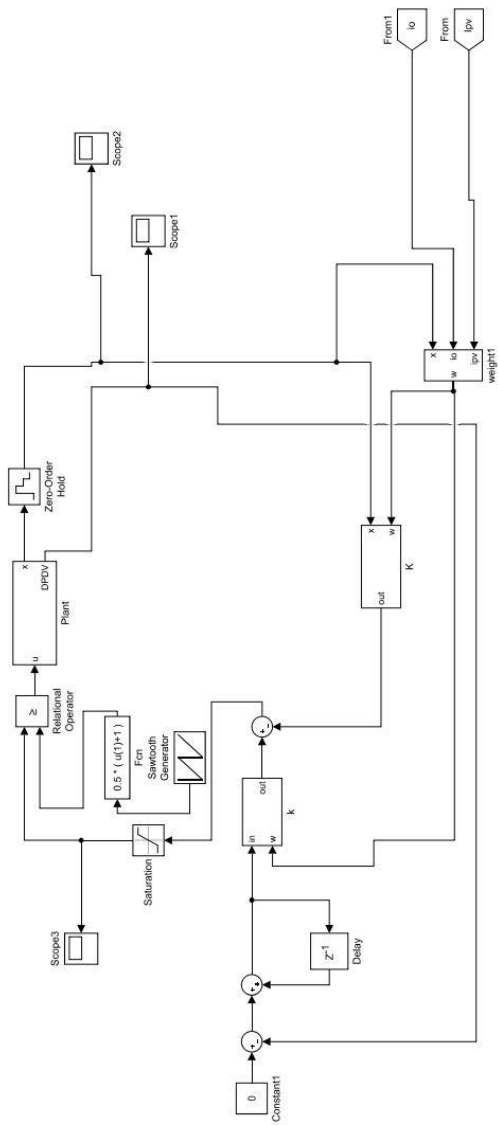
3.4.3.2 Simulasi Domain Diskrit

Simulasi di domain diskrit dilakukan dengan Blok *Plant* yang sama dengan Blok *Plant* pada domain kontinyu. Perbedaan terdapat pada pemberian *Zero Order Hold* dengan *sampling* 0,005s disetiap keluaran untuk mensimulasikan *sampling* dan *holding* dari *support package* MATLAB Simulink untuk Arduino. Program tersebut digambarkan pada Gambar 3.6.

Perbedaan berikutnya terdapat pada integrator yang digunakan yaitu *backward integrator* sesuai dengan referensi yang digunakan [10]. Perbedaan lain terdapat pada Blok **K** dan **g**. Blok tersebut berisikan perhitungan Defuzzifikasi dengan augmentasi matriks Persamaan (3.26). Rincian blok tersebut digambarkan pada Gambar 3.7.



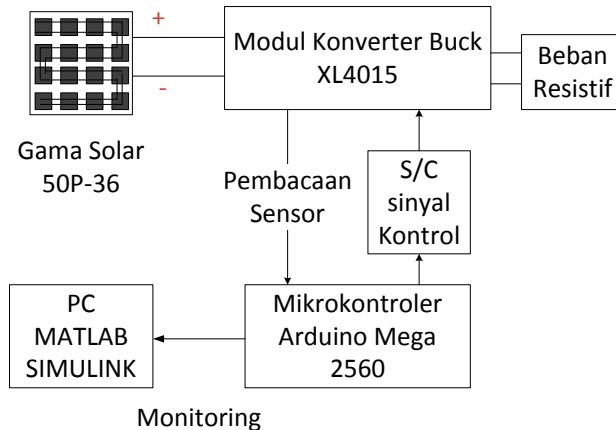
Gambar 3. 9 Blok *Gain* Diskrit



Gambar 3. 10 Simulasi Domain Diskrit

3.5 Perancangan *Hardware*

Implementasi tersusun atas Panel Surya Gama Solar 50P-36, modul Konverter *Buck* XL4015, DAC MCP4725, Arduino Mega 2560, dan beban resistif sebesar 2Ω . Alat-alat tersebut tersusun dalam diagram fungsional di Gambar 3.13.



Gambar 3. 11 Diagram Fungsional

Bagian-bagian dari diagram akan dijelaskan dalam pembahasan lebih lanjut dari subbab ini.

3.5.1 Panel Surya Gama Solar 50P-36

Panel ini memiliki daya maksimum 50W tertera dari *datasheet* dengan parameter-parameter yang diturunkan sesuai dengan persamaan-persamaan di teori penunjang sub bab 2.1. Parameter tersebut dijelaskan di Tabel 3.5.

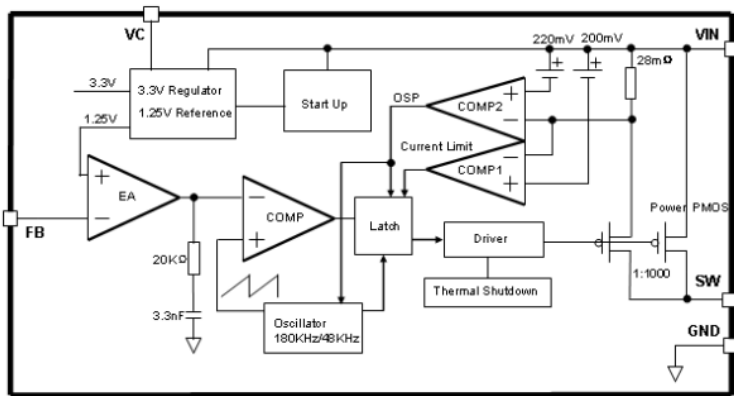
Tabel 3. 5 Parameter Panel Surya

| Parameter Panel Surya 50P-36 | |
|---|---------|
| Arus Daya Maksimum | 2,86 A |
| Tegangan Daya Maksimum | 17,5 V |
| Arus <i>Short Circuit</i> | 3,23 A |
| Tegangan <i>Open Circuit</i> | 21,6 V |
| Energi Pita Semikonduktor (Egp) | 1,1 eV |
| Koefisien Arus <i>Short Circuit</i> terhadap Suhu (K_i) | 2 mA/°C |

Parameter Energi Pita Semikonduktor dan Koefisien Arus *Short Circuit* terhadap Suhu tidak terdapat pada *datasheet* rangkaian yang dibuat sehingga nilai diambil dari referensi [3].

3.5.2 Konverter *Buck* XL4015

Modul Konverter *Buck* XL4015 dengan frekuensi *switching* 180kHz. Di dalam IC tersebut, pembangkitan PWM dilakukan seperti pada Gambar 2.2 tetapi dengan terdapatnya sistem tegangan *feedback* (FB) dengan konstruksi seperti pada Gambar 3.11.



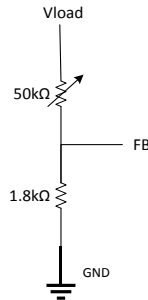
Gambar 3. 12 Konstruksi Pembangkitan PWM dari XL4015

Dari Gambar 3.11, tampak pembangkitan PWM dimana tegangan *sawtooth* bernilai -1,25V sampai 0V. Bila masukan tegangan kontrol di pin – dari *COMP* bernilai 0V, maka *duty cycle* adalah 100% sedangkan jika masukan di pin – dari *COMP* bernilai 1,25V, maka *duty cycle* adalah 0%.

Berdasarkan gambar tersebut dapat dipahami bahwa tujuan dari rangkaian tersebut adalah mempertahankan tegangan di pin FB untuk selalu 1,25V. Tegangan di pin FB didapat dari tegangan *output* dengan adanya suatu resistor variabel 50kΩ dan resistor 1,8kΩ yang terpasang langsung dari modul seperti pada Gambar 3.13.

Dari Gambar 3.13, dapat diketahui bahwa nilai tegangan *output* (V_{load}) akan dipertahankan di nilai berikut.

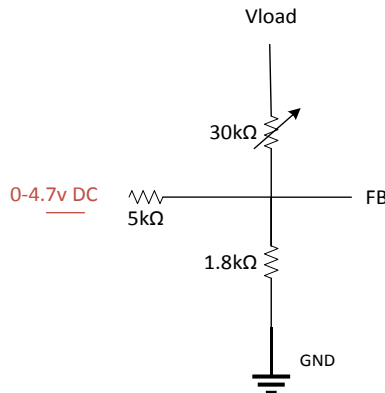
$$V_{load} = 1,25 \times \left(1 + \frac{\text{Resistor Variabel } 50k\Omega}{1,8k\Omega} \right) \quad (3.32)$$



Gambar 3. 13 Rangkaian Resistansi *Feedback* Modul

Konstruksi regulasi nilai tegangan *output* pada Persamaan (3.32) akan menyebabkan *duty cycle* berubah-ubah sesuai dengan nilai resistor variabel $50k\Omega$. Untuk mengatur proses tersebut secara digital, maka dilakukan modifikasi rangkaian seperti pada Gambar 3.14 dengan menetapkan nilai resistor variabel $50k\Omega$ menjadi $30k\Omega$. Hal ini ditujukan agar menyesuaikan tegangan *output* maksimum pada saat FB bernilai $1,25V$ dengan tegangan *open circuit* dari panel yang digunakan yaitu $21,6V$ sebagai tegangan *input*. Dengan rangkaian tersebut, maka Persamaan (3.32) dapat dituliskan kembali menjadi sebagai berikut.

$$V_{load} = (1,25 - V_{control}) \times \left(1 + \frac{30k\Omega}{1,8k\Omega}\right) \quad (3.33)$$



Gambar 3. 14 Rangkaian *Signal Conditioning Output*

Berdasarkan Persamaan (3.33), jika nilai tegangan $V_{control} = 0V$, maka $V_{load} = 22,08333V$ atau *duty cycle* akan diatur untuk bernilai 100% untuk menyamakan tegangan *input* modul Konverter *Buck*, yaitu tegangan *open circuit* panel surya, dengan tegangan *output* Konverter *Buck*. Tegangan $V_{control}$ diperoleh dengan bantuan modul DAC MCP4725 dan *power supply* sebesar $0v$ sampai $4,7V$. Nilai tegangan tersebut berikutnya dihubungkan dengan resistor yang ditujukan sebagai pembagi tegangan untuk mendapatkan nilai tegangan kontrol $0V$ sampai $1,25V$.

Penghitungan nilai resistor tersebut dilakukan dengan persamaan berikut.

$$R = \frac{4,7V \times 1800\Omega - 1,25V \times 1800\Omega}{1,25V}$$

$$= 4968 \Omega \approx 5000\Omega \quad (3.34)$$

Parameter panel dan konverter yang digunakan dalam implementasi adalah sebagai berikut.

Tabel 3. 6 Parameter Konverter *Buck*

| Parameter Konverter <i>Buck</i> | |
|--|---------------|
| Induktor L | $150 \mu H$ |
| Kapasitor <i>Input</i> C_a | $1,22 \mu F$ |
| Kapasitor <i>Output</i> C_b | $1,22 \mu F$ |
| Hambatan dalam Kapasitor <i>output</i> R_b | $162 m\Omega$ |
| Hambatan dalam Induktor R_L | $10 m\Omega$ |
| Tegangan Dioda V_D | $0.57V$ |

Parameter Tegangan Dioda dan Hambatan dalam Kapsitor *Output* diambil dari referensi [3]. Parameter Hambatan dalam Induktor penulis dapat dengan pengukuran langsung pada induktor.

3.5.3 Sensor

Sensor yang digunakan adalah sensor arus ACS712 sedangkan sensor tegangan yang digunakan adalah modul sensor tegangan $25V$. Kedua sensor tersebut dibaca oleh Arduino Mega 2560 dengan menggunakan pin *analog input*. Proses *Signal Conditioning* dari kedua sensor tersebut dilakukan di dalam program.

3.5.3.1 Sensor Arus ACS712



Gambar 3. 15 Sensor Arus ACS712

Sensor arus ACS 712 yang digunakan adalah dengan kapasitas pembacaan $\pm 5A$ sesuai pada Gambar 3.11. Keluaran dari sensor tersebut adalah tegangan dari 1.5V sampai 3V sesuai *datasheet* sehingga pembacaan arus sekitar 185mV untuk 1A. *Signal Conditioning* dari sensor dilakukan dalam program dengan persamaan sebagai berikut.

$$i = \left(\left(in \times \frac{5}{1024} \right) - 2,4 \right) \times \frac{1000}{185} \times GainKoreksi \quad (3.35)$$

Nilai 5/1024 adalah konversi pembacaan *analog read* Arduino yang mampu membaca 5V kedalam 10bit. Nilai 2,4 adalah tegangan saat sensor tidak dialiri arus sedangkan 1000/185 adalah nilai konversi 185mV/A. Nilai *Gain Koreksi* didapatkan dengan *Trial and error* untuk mendapatkan linearisasi yang tepat.

Pin GND dihubungkan dengan *ground* Arduino, pin VCC dihubungkan dengan *supply* 5V dari Arduino dan pin *out* dihubungkan ke pin *analog input* yang digunakan yaitu A0 untuk i_{pv} , A2 untuk i_L , dan A4 untuk i_{load} .

3.5.3.2 Sensor Tegangan 25V



Gambar 3. 16 Sensor Tegangan 25V

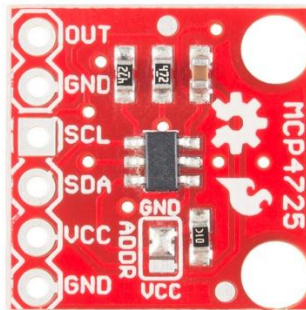
Sensor tegangan 25V yang tertera pada Gambar 3.12 mampu membaca tegangan DC mencapai 25V. Hal ini menyebabkan *signal conditioning* yang diperlukan hanya untuk melinearisasi nilai 0 sampai 5V menjadi 0 sampai 25V dengan persamaan sebagai berikut.

$$v = in \times \frac{25}{1024} \quad (3.36)$$

Pin S dihubungkan dengan *analog input* yang digunakan yaitu A1 untuk v_{pv} dan A3 untuk v_{load} . Pin GND dihubungkan dengan *ground*.

3.5.4 DAC MCP4725

DAC MCP4725 adalah DAC dengan resolusi 12bit. Modul ini dilengkapi dengan koneksi I2C sehingga mampu digunakan bersamaan dengan Arduino. Pada Arduino mega, koneksi I2C terdapat pada pin 20 untuk SDA atau *serial data* dan pin 21 untuk SCL atau *serial clock*. Gambar dari modul tersebut ditampilkan pada Gambar 3.13.

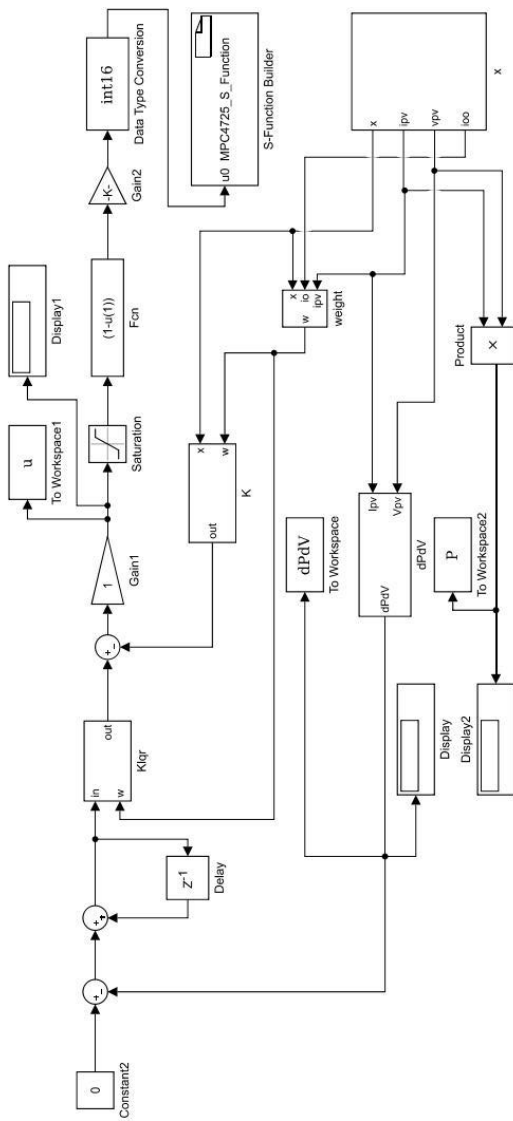


Gambar 3. 17 Modul DAC MCP4725

Koneksi modul DAC dengan program MATLAB Simulink dilakukan dengan penggunaan blok *S-Function* yang tersedia di *file exchange* MATLAB. Blok tersebut digunakan untuk mengatur komunikasi I2C dengan melakukan konversi nilai terlebih dahulu menjadi 12 bit atau 0 sampai 4096. Cara penggunaan Blok tersebut dijelaskan di Lampiran C.

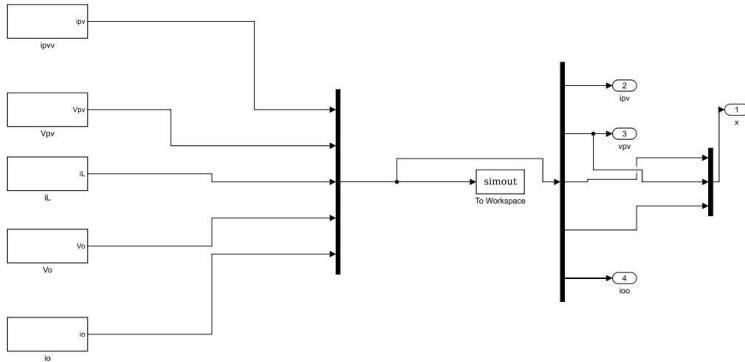
3.5.5 Program Implementasi

Program implementasi menggunakan *support package* MATLAB Simulink untuk Arduino. Langkah-langkah dan cara kerja dari penggunaan *support package* dijelaskan di Lampiran B.



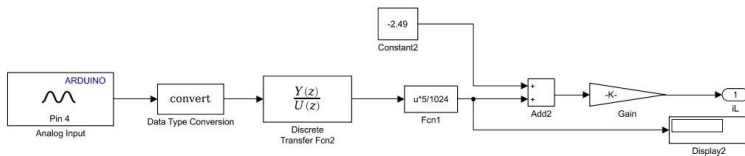
Gambar 3. 18 Program Implementasi

Program implementasi tersusun atas Blok *Integrator*, Blok **K** , dan **g** dari program simulasi diskrit. Berikutnya ditambahkan *port analog input* dari Arduino yang disatukan dalam Blok x. Ditambahkan juga suatu blok *S-Function* untuk menggunakan MCP4725 yang dijelaskan cara penggunaannya di Lampiran C. Program Implementasi digambarkan pada Gambar 3.18 dan Blok x digambarkan pada Gambar 3.19.



Gambar 3. 19 Blok x

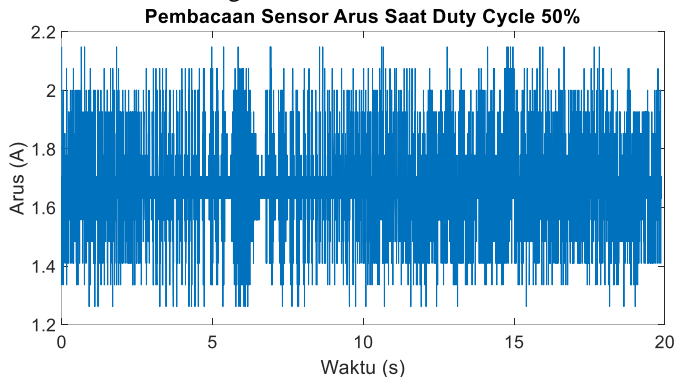
Pada Blok x, Blok Ipv, IL, dan io adalah blok *analog input* untuk arus sedangkan Blok vpv dan vo adalah blok *analog input* untuk tegangan. *Signal Conditioning* pada blok arus adalah suatu filter *Butterworth* dengan konversi pembacaan *analog input* sesuai dengan Persamaan (3.35). Nilai 2,49 adalah pembacaan sensor saat tidak dialiri arus. Nilai tersebut akan selalu diuji sebelum pengambilan data untuk mencegah kesalahan pembacaan sensor. Blok Arus IL digambarkan pada Gambar 3.20.



Gambar 3. 20 Blok *Analog Input Arus*

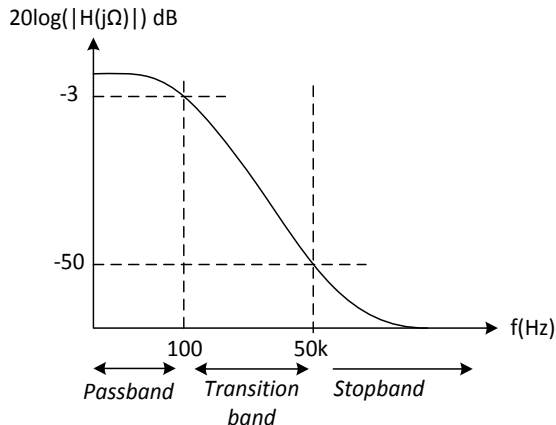
Filter *Butterworth* dirancang dikarenakan sensor menerima *noise*. Pembacaan sensor saat *duty cycle* 50% adalah saat dimana sensor

menerima *noise* terbesar. Data pada Gambar 3.21 adalah saat rata-rata pembacaan 1,6748A dengan error RMS sebesar 0,1767A.



Gambar 3. 21 Pembacaan Sensor Arus Saat *Duty Cycle* 50%

Desain Filter dilakukan dengan memperkirakan bahwa *noise* disebabkan oleh adanya Frekuensi *Switching* dari PWM. Maka diperkirakan bahwa frekuensi *noise* berada pada frekuensi 180kHz. Dengan frekuensi *sampling* 200Hz maka untuk mencegah *aliasing*, frekuensi dari filter harus 2 kali lebih kecil dari frekuensi *sampling*. Maka filter didesain seperti pada Gambar 3.22.



Gambar 3. 22 Filter *Butterworth* Analog

Maka $\omega_1 = \frac{2\pi 100}{200} = \pi \text{ rad/s}$ dan $\omega_2 = \frac{2\pi 50000}{200} = 500\pi \text{ rad/s}$.

Langkah pertama adalah dengan menentukan orde dari Filter dengan penghitungan sebagai berikut.

$$n = \left\lceil \frac{\log_{10}[10^{-(-\frac{A_c}{10})} - 1]/(10^{-(-\frac{A_r}{10})} - 1)}{2 \log_{10} \left(\frac{\omega_1}{\omega_2} \right)} \right\rceil \quad (3.37)$$

$$= \left\lceil \frac{\log_{10}[10^{-(-\frac{3}{10})} - 1]/(10^{-(-\frac{50}{10})} - 1)}{2 \log_{10} \left(\frac{\pi}{500\pi} \right)} \right\rceil$$

$$= \lceil 0.9267 \rceil = 1$$

Berikutnya dengan frekuensi *cutoff* 100Hz dan orde filter adalah 1, maka filter kontinyu dapat didesain sebagai berikut.

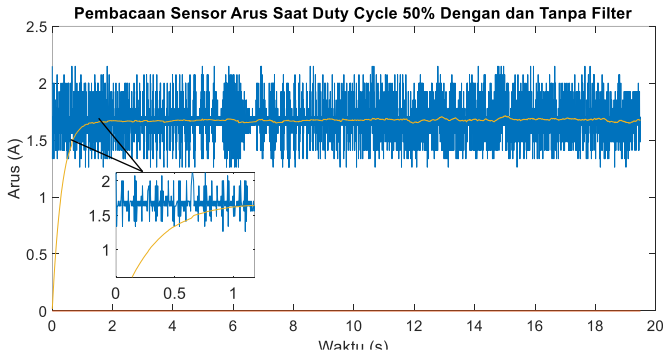
$$filter = \frac{1}{\frac{s}{\frac{2\pi 100}{200}} + 1} = \frac{\pi}{s + \pi} \quad (3.38)$$

Dengan transformasi bilinear di frekuensi *sampling*, yaitu 200Hz, maka filter *Butterworth* diskrit memiliki *transfer function* sebagai berikut.

$$filter_{diskrit} = \frac{\pi}{\frac{2(1 - z^{-1})}{0.005(1 + z^{-1})} + \pi}$$

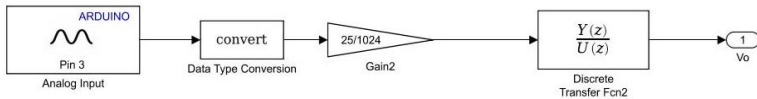
$$= \frac{0.007793z + 0.007793}{z - 0.9844} \quad (3.39)$$

Hasil filter dibandingkan dengan sinyal tanpa filter di Gambar 3.23. pada gambar tampak bahwa *time constant* filter adalah $1/\pi s \approx 0,3s$.



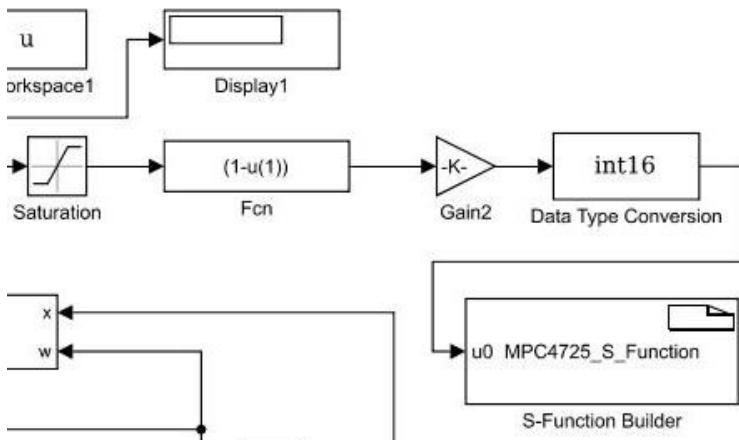
Gambar 3. 23 Sensor Arus *Duty Cycle* 50% Dengan dan Tanpa Sensor

Signal Conditioning blok *analog input* tegangan disusun sesuai dengan Persamaan (3.36). Di blok ini diberikan filter yang sama dengan filter pada sensor arus agar respon bersamaan.



Gambar 3. 24 Blok *Analog Input* Tegangan

Sinyal kontrol melalui *signal conditioning* yaitu pembalikan nilai *duty cycle* yang diinginkan yang disebabkan oleh konstruksi sinyal kontrol pada modul XL4014 di subbab 3.4.2. Pembalikan tersebut dilakukan dengan menggunakan blok Fcn. Berikutnya diberikan *Gain* sebesar 4096 guna konversi ke dalam 12bit sebagai kemampuan dari MCP4725. Blok *Signal Conditioning* sinyal kontrol digambarkan pada Gambar 3.25.



Gambar 3. 25 *Signal Conditioning* Sinyal Kontrol

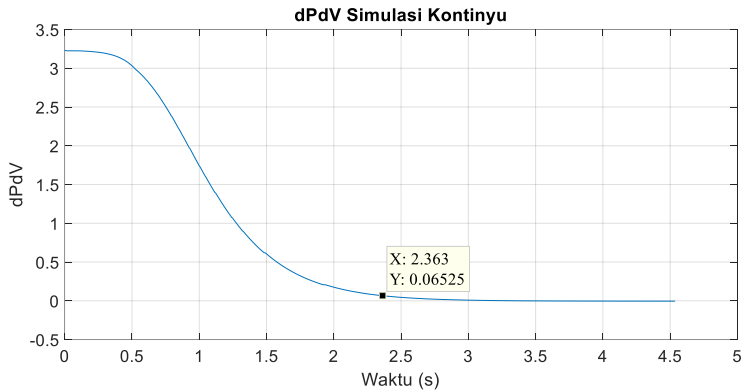
--halaman ini sengaja dikosongkan--

BAB IV

HASIL SIMULASI DAN IMPLEMENTASI

Di dalam bab ini dibahas analisa hasil simulasi domain kontinyu dan domain diskrit, serta data hasil implementasi. Simulasi dirancang sesuai dengan rancangan yang telah dipaparkan di bab sebelumnya dengan menggunakan program MATLAB Simulink sedangkan implementasi dilaksanakan dengan parameter Panel Surya dan Koverter *Buck* sesuai tabel parameter pada bab sebelumnya serta menggunakan Arduino Mega 2560 yang dihubungkan dengan MATLAB Simulink.

4.1 Hasil Simulasi Domain Kontinyu

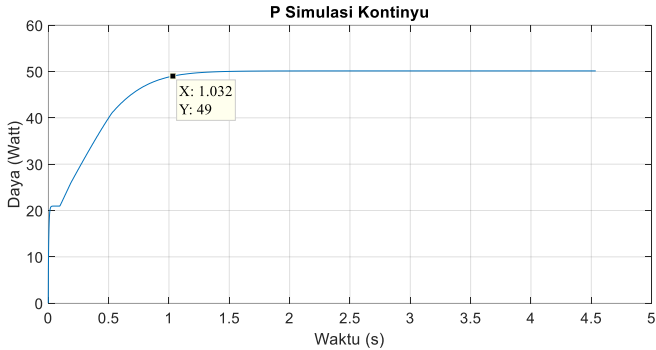


Gambar 4. 1 dP/dv_{pv} Simulasi Kontinyu

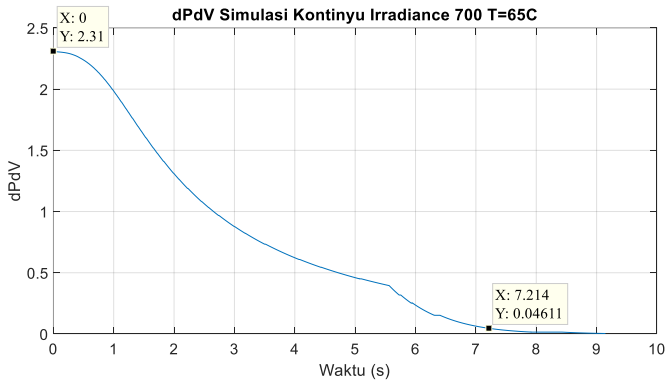
Dari Gambar 4.1, dapat diketahui bahwa *settling time* $\pm 2\%$ dari sistem yaitu pada $3,23 \times 2\% = 0,0646$ adalah 2,366s atau *time constant* bernilai $2,366/4 = 0,5915s$. Respon tidak sesuai dengan parameter kontroler yang diinginkan yaitu 2s. Hal ini dapat disebabkan karena parameter linearisasi Fuzzy Takagi Sugeno yang kurang tepat sehingga *time constant* tidak sesuai dengan yang diinginkan.

Pada Gambar 4.2, respon daya tampak memiliki *settling time* $\pm 2\%$ yaitu pada $50W \times 98\% = 49W$ adalah 1,032s atau *time constant* $1,032/4 = 0,2585s$. Dapat dikatakan bahwa *time constant* dari respon daya juga tidak sesuai dengan karakteristik desain yang diinginkan yaitu 2s.

Berikutnya diujikan respon transien untuk kondisi parameter *irradiance* $700W/m^2$ dan temperatur panel $65^{\circ}C$. Respon tersebut digambarkan pada Gambar 4.3.



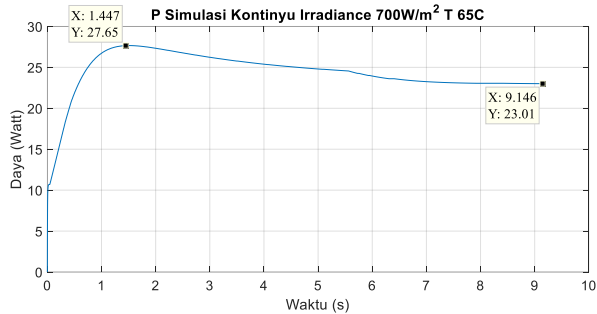
Gambar 4. 2 Respon Daya Simulasi Kontinyu



Gambar 4. 3 Respon dP/dv_{pv} Simulasi Kontinyu *Irradiance* $700W/m^2$ dan Temperatur $65^{\circ}C$

Dari Gambar 4.3 tampak bahwa *settling time* $\pm 2\%$ yaitu pada $2,31 \times 2\% = 0,0462$ adalah 7,214s dan *time constant* dari sistem adalah $7,214/4 = 1,8035s$. Dari sini dapat diketahui bahwa sistem berjalan mendekati karakteristik desain dengan *pole* dominan -0,5 dan perbedaan 0,2s dari 2s. Berbeda dengan respon pada Gambar 4.1, pengubahan parameter *irradiance* memiliki efek pada cepat tidaknya *tracking* menuju daya maksimum.

Pada Gambar 4.4, tampak bahwa terjadi kesalahan penentuan titik daya maksimum oleh penghitungan dP/dv_{pv} di Persamaan (3.2) yang diakibatkan oleh asumsi temperatur konstan. Daya maksimum yang seharusnya berada di 27,64Watt, hanya diprediksi berada di 23,05Watt.

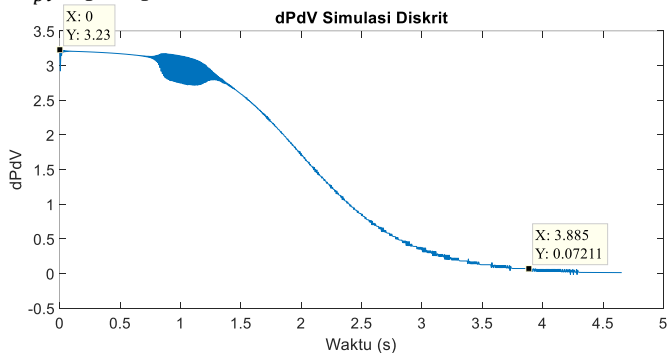


Gambar 4. 4 Respon Daya Simulasi Kontinyu *Irradiance* 700W/m² dan Temperatur 65°C

Hal Serupa juga terjadi di Simulasi Diskrit dan analisa lanjutan terhadap permasalahan ini dibahas di sub bab 4.2.

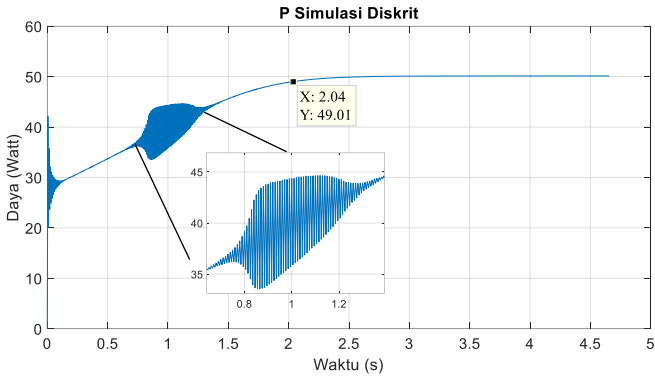
4.2 Hasil Simulasi Domain Diskrit

Simulasi Domain Diskrit dilakukan sesuai dengan perancangan kontroler diskrit di subbab 3.4.2. Dengan menggunakan program simulasi iskrit di subbab 3.4.3.2, dan parameter beban 2Ω, maka didapatkan respon dP/dv_{pv} seperti pada Gambar 4.5.



Gambar 4. 5 Simulasi Diskrit Kondisi STC Beban 20hm

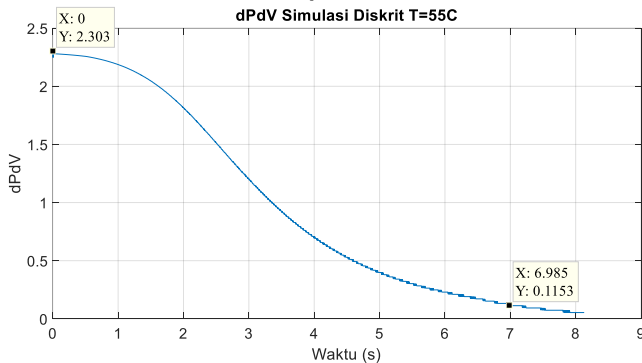
Sistem tampak memiliki *settling time* $\pm 2\%$ dari sistem yaitu pada $3,23 \times 2\% = 0,0646$ adalah 3,885s atau *time constant* bernilai $3,885/4 = 0,9712s$ Nilai tersebut berbeda dengan spesifikasi desain yaitu dengan *pole* dominan -0,5 atau *time constant* 2s.



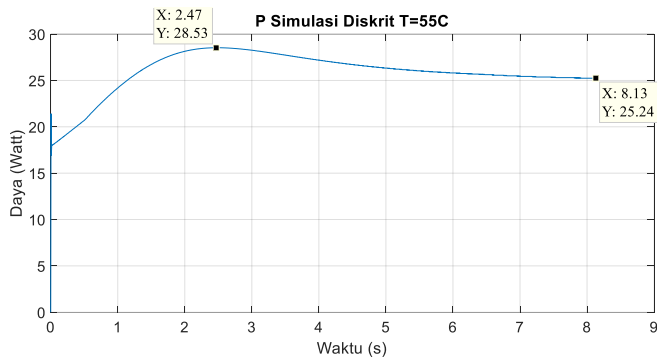
Gambar 4. 6 Daya Simulasi Diskrit STC

Respon Daya dari simulasi diskrit dituliskan di Gambar 4.6. Respon tersebut menunjukkan bahwa daya memiliki *settling time* $\pm 2\%$ yaitu pada $50W \times 98\% = 49W$ sebesar 2,04s atau *time constant* sebesar $2,04/4 = 0,51s$

Berikutnya diubah parameter *Irradiance* dan temperatur panel hingga didapatkan respon dP/dv_{pv} seperti pada Gambar 4.7.



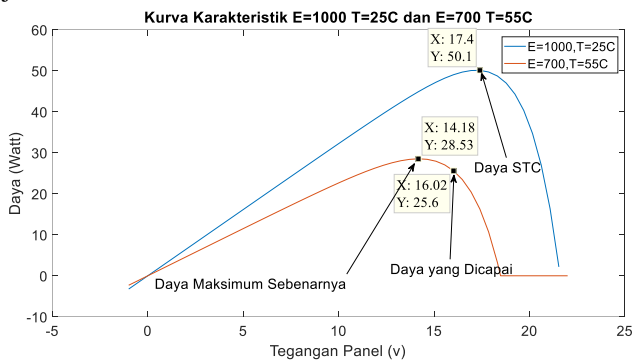
Gambar 4. 7 dPdV Simulasi Diskrit *Irradiance* $700W/m^2$ Diskrit $T=55^{\circ}C$



Gambar 4. 8 Daya Simulasi *Irradiance* $700W/m^2$ Diskrit $T=55^{\circ}C$

Dari Gambar 4.7 dapat diketahui bahwa *settling time* $\pm 5\%$ dari sistem yaitu pada $2,303 \times 5\% = 0,1152$ dari sistem adalah 6,985s sehingga *time constant* dari sistem adalah $6,985/3 = 2,3283s$. Dengan begitu, dapat diketahui bahwa respon transien dari sistem telah mendekati karakteristik desain yang diinginkan dengan perbedaan 0,3283s dari 2s.

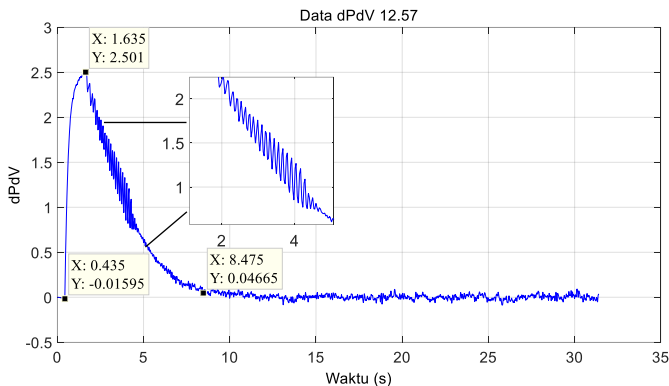
Permasalahan tampak pada Gambar 4.8 yang merupakan respon daya dimana terdapat kesalahan pembacaan daya maksimum yang seharusnya pada 28,53W tetapi justru turun menjadi 25,24 W. Error ini dikarenakan asumsi temperature yang dianggap konstan pada penghitungan Persamaan (3.2). Permasalahan tersebut akan lebih jelas jika dijabarkan dalam Gambar 4.9 di kurva karakteristik.



Gambar 4. 9 Kurva Karakteristik Simulasi Diskrit

4.3 Hasil Implementasi

Hasil data implementasi didapatkan dengan *running* program sesuai rancangan program di subbab 3.5.5. Data tersebut diambil pada tanggal pukul 12.57 WIB di Jurusan Teknik Elektro ITS Surabaya dengan parameter panel dan konverter sesuai dengan yang telah dinyatakan di subbab 3.5.1 dan 3.5.2 serta beban yang digunakan sebesar $2,1514\Omega$. Data dP/dv_{pv} tersebut digambarkan di Gambar 4.10.

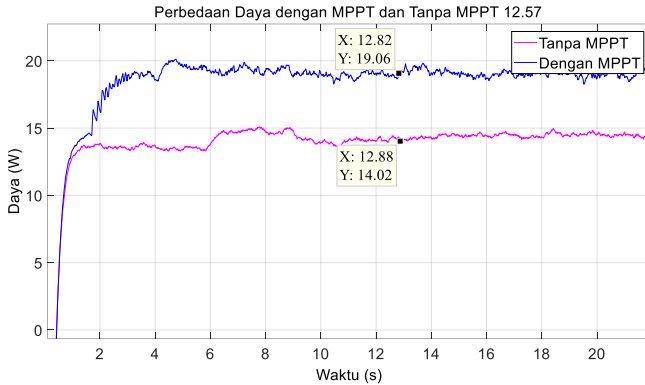


Gambar 4. 10 Respon Implementasi dP/dv_{pv}

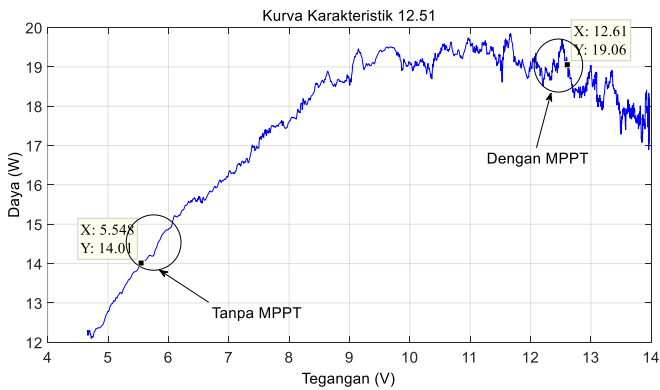
Dari gambar, dapat diketahui bahwa pada 0,435 detik pertama sistem mengalami *delay* oleh filter, lalu *settling time* $\pm 2\%$ dari sinyal yaitu pada $2,501 \times 2\% = 0,05$ adalah mendekati 8,475s. Maka dapat diketahui *time constant* yaitu $8,475/4 = 2,1187s$ sehingga dapat dikatakan bahwa hasil respon transien implementasi telah mendekati karakter desain yang diinginkan yaitu *pole* dominan -0,5 atau *time constant* 2s dengan perbedaan sebesar 0,1187s.

Daya dari Panel saat menggunakan MPPT dan tanpa menggunakan MPPT ditunjukkan pada Gambar 4.11. Dari data tersebut, diketahui bahwa rata-rata daya yang dihasilkan panel mampu lebih besar sebanyak 4,79 Watt dibandingkan dengan tanpa MPPT dimana daya yang dihasilkan panel tanpa MPPT memiliki rata-rata 14,6Watt dan daya yang dihasilkan dengan MPPT adalah 19,39Watt. Nilai tersebut menunjukkan bahwa MPPT telah berhasil menaikkan daya sebanyak 32,81%. Untuk mengetahui apakah daya sudah maksimal, maka data kurva karakteristik diambil sebelum pengambilan data MPPT dengan asumsi dalam waktu

yang singkat tersebut, *irradiance* akan bernilai sama. Kurva karakteristik P-V dari panel surya tersebut beserta pergerakan nilai daya panel tanpa MPPT dan dengan MPPT digambarkan pada Gambar 4.12.



Gambar 4. 11 Perbedaan Daya dengan MPPT dan Tanpa MPPT

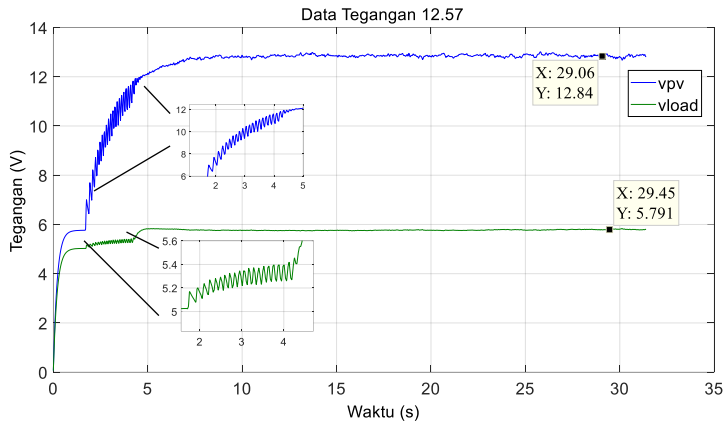


Gambar 4. 12 Kurva Karakteristik Pukul 12.51

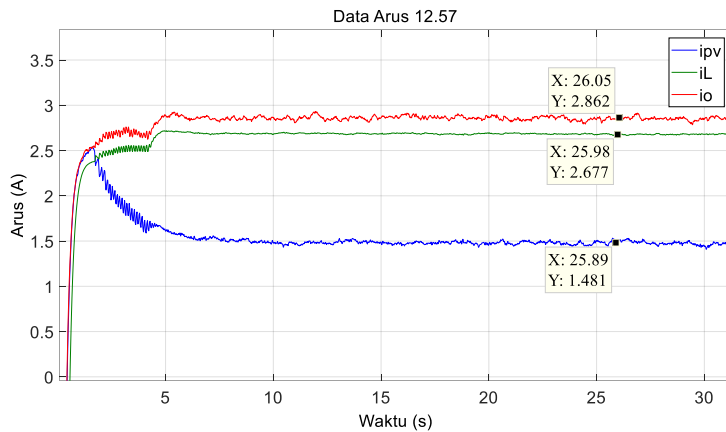
Pada Gambar 4.13 ditampilkan respon Tegangan panel (v_{pv}) sebagai *state* kedua dan Tegangan beban (v_{load}) sebagai *state* ketiga. Pada Gambar 4.14 ditampilkan respon Arus panel (i_{pv}), respon Arus Induktor (i_L) sebagai *state* pertama dan respon Arus beban (i_{load}). Dari

gambar diketahui bahwa tegangan panel *steady state* pada nilai $12,84v$, tegangan beban pada nilai $5,791v$, arus panel pada nilai $1,481A$, arus induktor pada $2,677A$, dan arus beban pada $2,862A$.

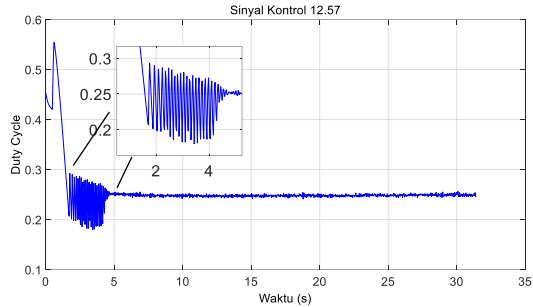
Pada Gambar 4.15 ditampilkan sinyal kontrol dalam rupa *duty cycle* yang diinginkan. Sinyal tersebut adalah hasil penghitungan *gain* integrator (*g*) dan *gain state feedback*



Gambar 4. 13 Respon Tegangan Pukul 12.57



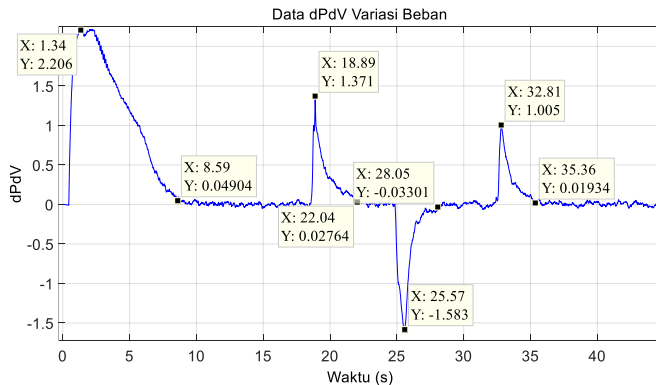
Gambar 4. 14 Respon Arus Pukul 12.57



Gambar 4. 15 Sinyal Kontrol Pukul 12.57

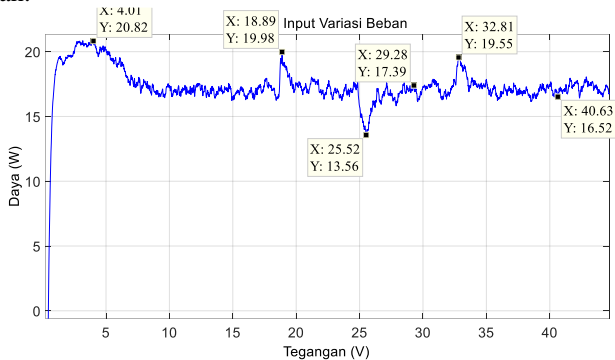
Pada data-data tersebut terdapat osilasi di waktu *tracking* yang dapat disebabkan oleh waktu *sampling* yang cukup lambat dibandingkan respon *plant* tanpa kontroler yaitu pada *pole* dominan di $-87,333$ atau *time constant* $0,0115s$ atau *rise time* $0,0115 \times \ln(9) = 0,025s$. Untuk mendapatkan respon yang baik, *sampling* diharapkan pada $1/10$ dari *rise time* atau lebih kecil tapi yang dilakukan dalam penelitian ini lebih dari $1/6$ dari *rise time*.

Pengujian berikutnya dilanjutkan dengan pengujian pengubahan nilai beban. Nilai beban diubah dari $3,235\Omega$ lalu menjadi $1,6659\Omega$ lalu menjadi $4,1870\Omega$ dan di akhir menjadi $2,5270\Omega$. Data dP/dV dari pengujian tersebut ditampilkan di Gambar 4.16.



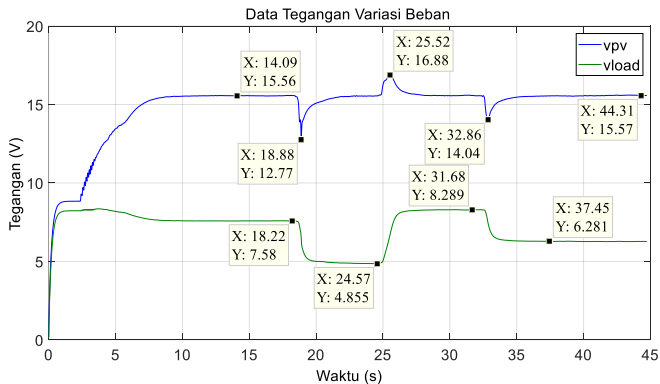
Gambar 4. 16 Respon dP/dv_{pv} Variasi Beban

Pada data tersebut, tampak bahwa *time constant* dari sistem cenderung sama dengan data di Gambar 4.10 sehingga dapat dikatakan bahwa karakteristik hasil desain cenderung sama. Pada Gambar 4.17 ditampilkan Daya Masukan dan pada Gambar 4.18 ditampilkan Daya Keluaran.

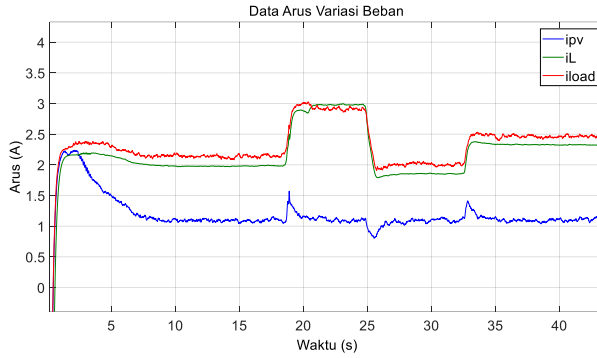


Gambar 4. 17 Daya Masukan di Variasi beban

Dari data tersebut dapat diketahui bahwa sistem selalu berusaha kembali ke 17 Watt dan mengasumsikan bahwa 17 Watt adalah daya maksimum. Sistem mengalami kesalahan pembacaan daya maksimum yang seharusnya berada pada 20 Watt karena tergantungnya penghitungan dP/dV di Persamaan (3.2) terhadap suhu panel sedangkan penelitian ini tidak melakukan pengukuran suhu panel.

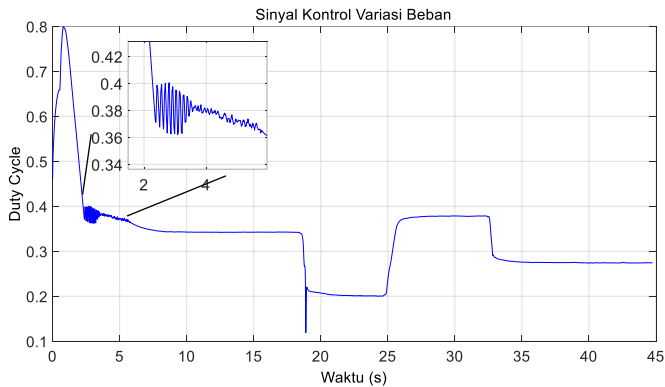


Gambar 4. 18 Respon Tegangan di Variasi Beban



Gambar 4. 19 Respon Arus di Variasi Beban

Dari Gambar 4.18 dan 4.19 dapat diketahui bahwa arus panel dan tegangan panel bekerja dengan kecepatan respon yang bersesuaian dengan dP/dv_{pv} dan kecepatan respon yang cenderung sama dengan Gambar 4.10 yang menandakan konsistensi dari kecepatan respon hasil desain.



Gambar 4. 20 Sinyal Kontrol Variasi Beban

Pada Gambar 4.20 tampak bahwa gangguan dalam rupa osilasi kembali terjadi seperti pada Gambar 4.15 tetapi hanya pada respon transien awal.

--halaman ini sengaja dikosongkan--

BAB V

PENUTUP

Hasil dari simulasi dan implementasi tugas akhir ini dirangkum dan dirumuskan kesimpulan yang bersesuaian. Kesimpulan ditujukan untuk menarik inti dari pengerjaan tugas akhir ini.

Selama pengerjaan terdapat kendala-kendala yang dialami oleh penulis yang akan terangkum dalam bentuk saran untuk penelitian selanjutnya.

5.1 Kesimpulan

Berdasarkan hasil data implementasi dan simulasi yang didapatkan, maka dapat ditarik beberapa kesimpulan sebagai berikut.

1. Rancangan simulasi sistem pengaturan Fuzzy Takagi Sugeno dan *Pole placement* telah mampu dibuat dengan menghasilkan respon transien dengan *time constant* 0,5915s pada kondisi STC dan 1,8035s pada *Irradiance* $700W/m^2$ untuk sistem kontinu dan *time constant* 0,9712s di kondisi STC dan 2,3283s pada *Irradiance* $700W/m^2$ di mana karakteristik transien yang diinginkan dalam tahap desain adalah *time constant* 2s.
2. Implementasi dari rancangan simulasi dengan integrasi Panel Surya, Konverter *Buck*, dan kontroler telah mampu mencapai daya maksimum dengan *time constant* 2,1187s sesuai dengan karakteristik tahap desain pada kondisi pengubahan beban dan perubahan *Irradiance*.
3. Respon Transien dalam pencapaian MPP dengan metode Fuzzy Takagi Sugeno dan *Pole placement* pada implementasi telah mampu secara konsisten memiliki respon yang sesuai dengan karakteristik desain. Pada Simulasi, respon sesuai di *Irradiance* $700W/m^2$ sedangkan tidak sesuai di kondisi STC yang dapat disebabkan oleh kurang tepatnya pemilihan parameter linearisasi Fuzzy Takagi Sugeno yang sebabkan sistem tidak mampu merepresentasikan nonlinearisnya dengan tepat secara keseluruhan.

5.2 Saran

Dari hasil pengerjaan tugas akhir ini dapat ditarik beberapa saran yang diperlukan dalam penelitian lebih lanjut antara lain:

1. Diperlukan metode perancangan nilai *Gain* yang lebih baik dari *pole placement* dengan *trial and error* yang dilakukan dalam penelitian ini yang dilengkapi dengan analisa yang lebih *detail* mengenai alasan posisi *pole*. Perancangan nilai *gain* dapat dilakukan menggunakan metode LMI, Analisa *Root Locus*, atau metode-metode lainnya.
2. Kesalahan-kesalahan respon transien yang tidak sesuai dalam penelitian ini dapat disebabkan oleh kurang tepatnya pemodelan linearisasi dari sistem atau nilai-nilai parameter Konverter *Buck* dan panel surya yang tidak sesuai dengan data yang digunakan. Dianjurkan untuk memperbaiki pemodelan linearisasi Takagi Sugeno Fuzzy dengan menambahkan variabel premis atau *membership function*. Perbaikan juga dapat dilakukan dalam penentuan parameter konverter dan panel yang lebih tepat.
3. Pemodelan Diskritisasi *state space* kontinyu sendiri memiliki error yang membutuhkan pengamatan lebih teranalisa yaitu dapat dengan mengamati respon transien atau diagram bode pada respon kontinyu dan diskrit sehingga *error* proses diskritisasi dapat diketahui dan dapat dijadikan pertimbangan dalam perancangan kontroler yang lebih tepat.

DAFTAR PUSTAKA

- [1] M. Green, *Solar Cell Operating Principle*, Eaglewood Cliff: Prentice Hall, 1982, p. 52.
- [2] W. Xiao, W. G. Dunford dan A. Capel, "A Novel Modeling Method for Photovoltaic Cells," dalam *35th Annual IEEE Power Electronics Specialists Conference*, Aachen, Germany, 2004.
- [3] C.-S. Chiu, "T-S Fuzzy Maximum Power Point Tracking Control of Solar Power Generation Systems," *IEEE Transactions on Energy Conversion*, pp. 1123-1132, 2010.
- [4] R. Khezzar, M. Zereg dan A. Khezzar, "Modeling Improvement of The Four Parameter Model for Photovoltaic Modules," *Elsevier*, vol. 92, no. Solar Energy, pp. 452-462, 2014.
- [5] N. Mohan, *Power Electronics Converters, Applications, and Design*, United States of America: John Wiley & Sons, 2003.
- [6] C. K. Alexander dan M. N. O. Sadiku, *Fundamentals of Electric Circuits*, New York: The McGraw-Hill Companies, Inc, 2013.
- [7] K. M. Passino dan S. Yurkovich, *Fuzzy Control*, California: Addison-Wesley Longman, Inc., 1998.
- [8] H. Megawati and T. Agustinah, "Kontrol Tracking pada Sistem Pendulum Kereta Menggunakan Model Fuzzy T-S berbasis Observer," *Tugas Akhir Institut Teknologi Sepuluh Nopember, Surabaya*, 2014.
- [9] T. Takagi dan M. Sugeno, "Fuzzy Identification of Systems and Its Application to Modeling and Control," *IEEE Transactions on Systems, Man, and Cybernetics*, Vol. SMC-15, pp. 116-132, 1985.
- [10] K. Ogata, *Discrete Time Control Systems*, 2nd penyunt., New Jersey: Prentice-Hall, Inc, 1995.
- [11] G. F. Franklin, J. D. Powell dan M. L. Workman, *Digital Control of Dynamic Systems*, California: Addison-Wesley Longman, Inc., 1998.
- [12] K. Ogata, *Modern Control Engineering Fifth Edition*, Boston: Prentice Hall, 2010.

- [13] D. Seal, “*Mathworks*,” MATLAB,<URL: <https://www.mathworks.com/hardware-support/arduino-simulink.html>>, Juni, 2017.
- [14] Guillermo, “*Mathworks File Exchange*,” <URL: <https://www.mathworks.com/matlabcentral/fileexchange/41906-arduino-s-function-for-mpc4725-i2c-dac>>, Maret, 2017.
- [15] Guillermo, “*MATLAB Answer*,” <URL: <https://www.mathworks.com/matlabcentral/answers/74044-s-function-builder-help>>,Maret, 2017.

LAMPIRAN A

Script MATLAB Program Data dan Tuning Kontroler

```
clc
clear

%Desain kontroler

Eref=1000; %Irradiance STC (W/ m^2)
Tref=25+273.15; %Tempe rature STC (K)
k=1.3806e-23; %konstanta boltzman
q=1.602e-19; %Electric charge
%data panel suryaplot(u)

Iscref = 0 ;%arus short circuit STC (A)
Vocref = 0 ;%Tegangan open circuit STC (V)
Ki= 0 ; %koefisien arus short circuit terhadap
suhu (A/C)
Kv= 0 ; %koefisien tegangan open circuit
terhadap suhu (A/C)
Imref= 0 ; %arus saat daya maks STC (A)
Vmref= 0 ; %tegangan saat daya maks STC (V)
Ns = 0 ; %banyaknya cell seri
Np = 0 ; %banyaknya cell paralel
% %
% Gama Solar Module 50P-36
Imref=2.86;
Vmref=17.5;
Vocref=21.6;
Iscref=3.23;
Ki=0.002;
Egp= 1.1;
Np=1;
Ns=36;

%Data Konverter
```

```

L=150*10^-6;
Ca=1220*10^-6;
Cb=1220*10^-6;
Rb=162*10^-3;
RL=10*10^-3;
VD=0.57;

%Data Eksperimen
Rload=2;E=1000;T=25+273.15;
p=q*(Vmref-Vocref)/(Ns*k*T*log(1-Imref/Iscref));
kpv=(q/(p*k*T));
Irr=Iscref*exp(-kpv*Vocref/Ns)/Np;
Irs=(Irr*(T/Tref)^3*exp(q*Egp*(1/Tref-1/T)/(p*k)));
% kontroler Fuzzy Takagi Sugeno
% Data Fuzzy Rule
D1=[0.1 0.08];
D2=[0.25 0.1];
D3=[21.7 8];
D4=[1.7070 0.3];
D=[D1(1) D2(1) D3(1) D4(1)];
d=[D1(2) D2(2) D3(2) D4(2)];

A=zeros(3*16,3);
G=A;
B=zeros(3*16,1);
H=B;
D=0;
C=zeros(16,3);
K=zeros(16,4);
% K=zeros(16,3);
Kd=K;
Le=zeros(3*16,2);
rankm=zeros(16,1);
rankn=rankm;
polelama=zeros(16,3);
polelamadiskrit=polelama;
Ee=[1 0 0; 0 1 0];

```

```

B0=[1;0;0];
Bd=-VD/L;

%membentuk tetha
tetha=zeros(16,4);
i0=1;
while i0<=16
for i1=1:2
    for i2=1:2
        for i3=1:2
            for i4=1:2
                tetha(i0,:)= [D1(i2) D2(i3)
D3(i4) D2(i3)-D4(i1)];
                i0=i0+1;
            end
        end
    end
end
end
end

for i=1:16
    Afor = [-(1 /L)*(RL+Rb*tetha(i,1))      0
-1/L;
            0
(1/Ca)*tetha(i,2)      0;
            (1/Cb)*tetha(i,1)      0
0;];
    A(3*i-2:3*i,:)=Afor;
    Bfor = [ (1/L)*(VD+tetha(i,3));
            -(1/Ca)*Imref;
            0      ];
    B(3*i-2:3*i,:)= Bfor;
    C(i,:) = [0 tetha(i,4) 0];
    [G(3*i-2:3*i,:),H(3*i-
2:3*i,:)] =c2d(Afor,Bfor,0.005);
    M=[Bfor Afor*Bfor Afor*Afor*Bfor];
    N=[H(3*i-2:3*i,:) G(3*i-2:3*i,)*H(3*i-
2:3*i,:) G(3*i-2:3*i,)*G(3*i-2:3*i,)*H(3*i-
2:3*i,)]];

```

```

    rankm(i)=rank(M);
    rankn(i)=rank(N);
    polelama(i,:)=eig(Afor)';
    polelamadiskrit(i,:)=eig(G(3*i-2:3*i,:))';
end

% Pole Placement
miu=[-500-5i   -500+5i -0.5 -1000];
% miu=[-500-5i   -500+5i -5 -1000];
miud=[exp(miu(1)*0.005) exp(miu(2)*0.005)
exp(miu(3)*0.005) exp(miu(4)*0.005)];

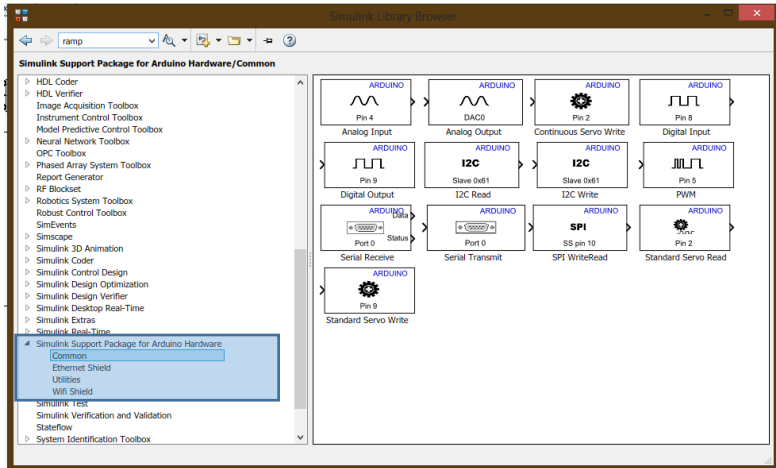
for i=1:16
    K(i,:)=place([ [A(3*i-2,:),0; A(3*i-1,:),0;
A(3*i,:),0];-C(i,:),0], [B(3*i-2); B(3*i-1);
B(3*i);0], miu);
    Kd1(i,:)=place([ [G(3*i-2:3*i,:);zeros(1,3)],
[H(3*i-2:3*i,:);0]], [0 0 0 1]', miud);
    aug=[ [G(3*i-2:3*i,:)-eye(3);C(i,:)*G(3*i-
2:3*i,:)] [H(3*i-2:3*i,:);C(i,:)*H(3*i-
2:3*i,:)]];
    Kd(i,:)= [Kd1(i,:)+[0 0 0 1]]*inv(aug);
    % K(i,:)=place(A(3*i-2:3*i,:),B(3*i-
2:3*i,:),miu);
end

%Desain Filter Butterworth
s=tf('s');
filterkontinyu=1/((s/(2*pi*100/200))+1);
filter=c2d(filterkontinyu,0.005,'tustin');

```


LAMPIRAN B

Penjelasan *Support Package* MATLAB Simulink untuk Arduino [13]



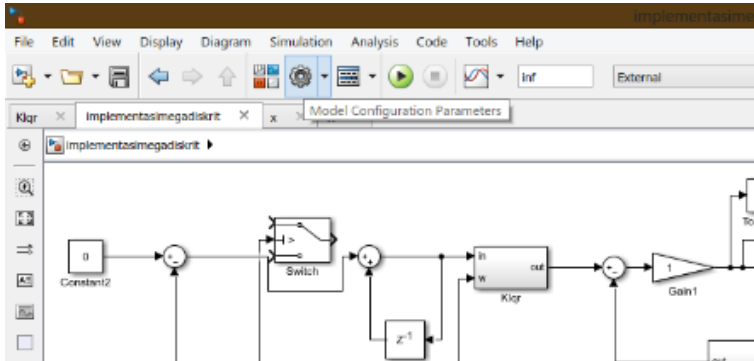
Gambar B. 1 Blok *Simulink Support Package for Arduino Hardware*

Support Package yang disediakan MATLAB untuk koneksi Simulink dan Arduino ditujukan untuk mengaplikasikan algoritma program dari Simulink untuk *upload* dan dijalankan di Arduino. Koneksi dilakukan dengan menggunakan blok-blok yang terdapat pada *sub-library* *Simulink Support Package for Arduino Hardware* di dalam Simulink seperti pada Gambar B.1. Program akan sepenuhnya berjalan di dalam Arduino dan dapat dijalankan dalam 2 mode yaitu *Standalone operation* dan *External Mode*. *External Mode* dapat digunakan untuk *tuning* parameter dan *monitoring* sinyal secara interaktif selama program berjalan di Arduino. Mode *Standalone operation* adalah mode untuk menjalankan program hanya pada Arduino tanpa kemampuan interaksi seperti pada *External Mode*.

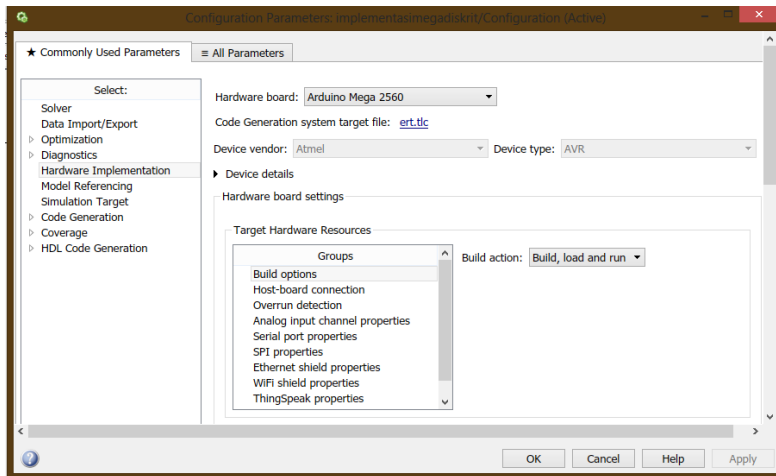
B.1 External Mode

Mode ini dijalankan dengan terlebih dahulu mengakses menu *Model Configuration Parameter* pada Simulink seperti Gambar B.2. Berikutnya dipilih menu *Hardware Implementation* lalu mengganti

Hardware board sesuai dengan yang hendak digunakan seperti pada Gambar B.3.



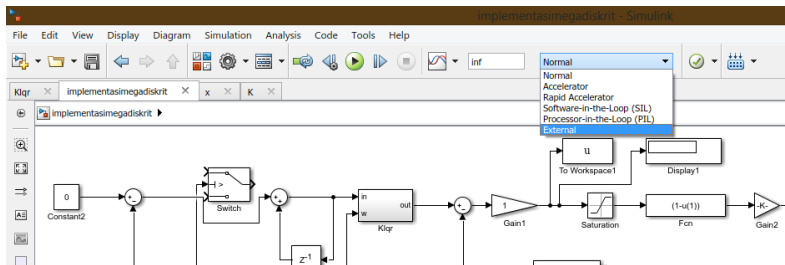
Gambar B. 2 *Model Configuration Parameter*



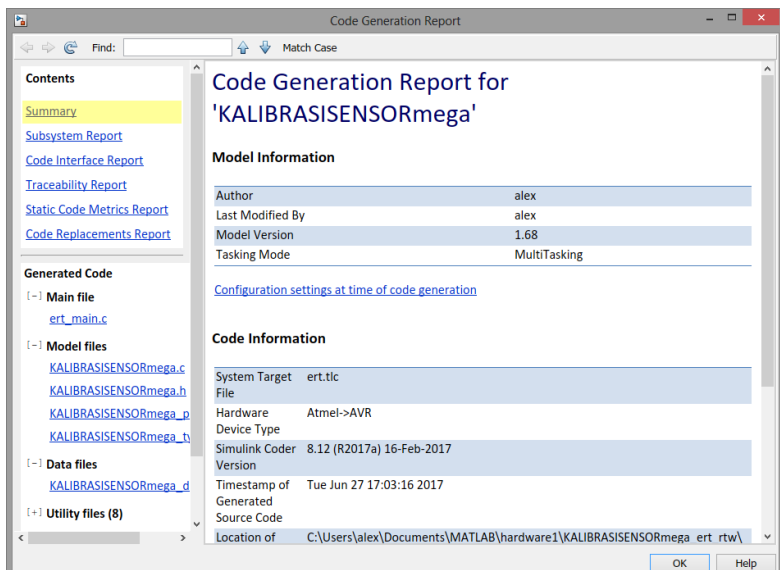
Gambar B. 3 *Menu Hardware Implementation*

Berikutnya, sebelum program dijalankan, mode *running* program diganti menjadi *external* seperti pada Gambar B.4 dan berikutnya program dapat dijalankan dengan klik *Run*. Setelah program dijalankan, maka akan dilanjutkan dengan proses *building* dan diakhiri dengan suatu layar HTML yang menyatakan bahwa program telah selsai

diunggah ke Arduino seperti pada Gambar B.5. Setelah sepenuhnya diunggah, maka program akan melalui proses *compile* dan akan berjalan setelah proses tersebut terselesaikan.



Gambar B. 4 Mode External



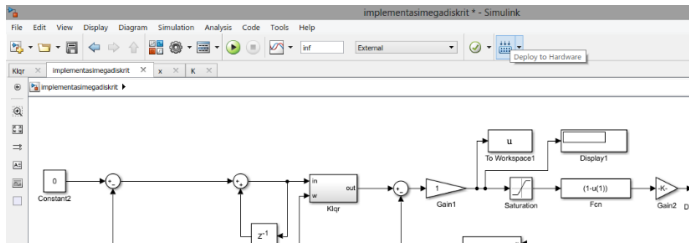
Gambar B. 5 HTML

Parameter yang dapat diubah selama program dalam kondisi *running* adalah parameter *constant* dan parameter *gain*. Pembacaan data dapat dilihat langsung dengan *Display* dan *Probe* sedangkan

penyimpanan data dapat dilakukan dengan *Simout* yang terlebih dahulu diganti dari mode *Timeseries* menjadi *Structure with Time*.

B.2 Standalone Operation

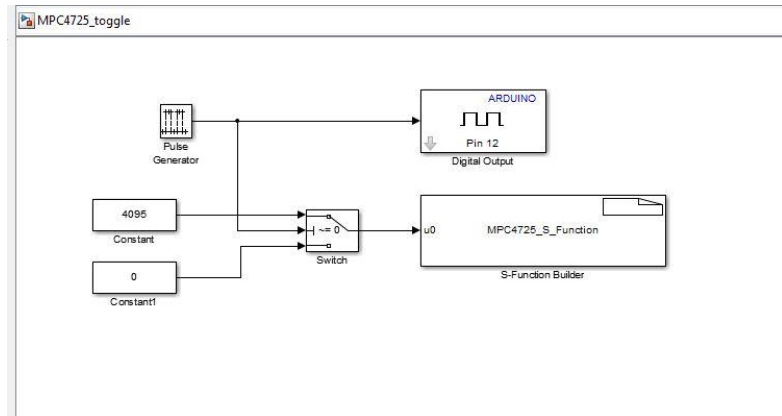
Mode ini ditujukan agar Arduino mampu berjalan tanpa dioperasikan dalam MATLAB. Mode ini dapat dijalankan dengan memilih *Deploy to Hardware* pada *toolbar* seperti pada Gambar B.6. Pada mode *External*, mode *standalone* dapat secara langsung dicapai hanya dengan menghentikan *running* program. Secara otomatis, Arduino akan tetap menjalankan program yang telah diunggah melalui tata cara mode *external* meskipun Simulink telah ditutup.



Gambar B. 6 *Deploy to Hardware*

LAMPIRAN C

Blok *S-function* MPC4725 [14]

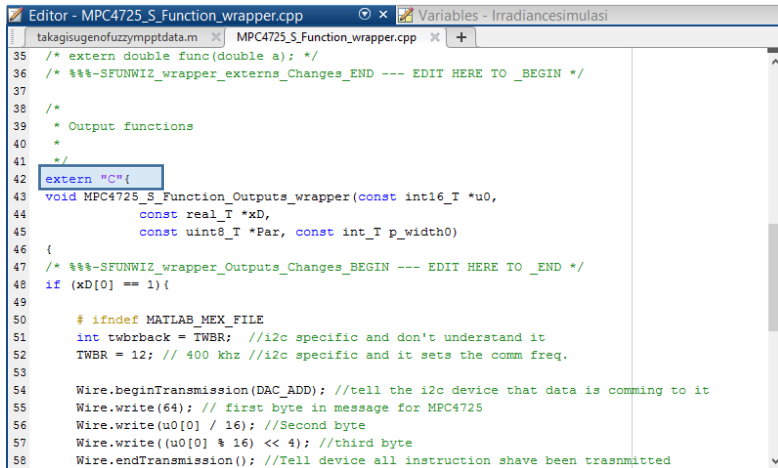


Gambar C. 1 Blok *S-Function Builder* untuk MPC4725

Blok *S-Function Builder* adalah blok yang bersifat *User Defined* dimana fungsinya dapat ditentukan oleh *user*. Dalam Blok ini, dikondisikan masukan dalam rupa Int16. Berikutnya di dalam blok tersebut akan dikonversikan menjadi 12bit untuk koneksi I2C menuju DAC MCP4725. Pada *file* contoh yang diunggah oleh referensi, program akan memberikan tegangan *on-off* pada MCP 4725 sesuai frekuensi *Pulse Generator* seperti pada Gambar C.1.

Setelah program diunduh, program akan mengalami *error* dan memerlukan perubahan beberapa bagian pada *file* pendukung Blok tersebut agar blok dapat digunakan. Perubahan dilakukan berdasarkan forum di Mathworks [15]. Perubahan pada *file* “MPC4725_S_Function_wrapper.c” diubah menjadi “MPC4725_S_Function_wrapper.cpp” lalu *file* dapat dibuka dan ditambahkan *command* seperti pada Gambar C.2.

Selain perubahan pada *file* tersebut, program juga harus diletakkan dalam satu folder dengan *file* “Wire.h” dan “Wire.cpp” yang dapat disalin dari folder *Support Package Arduino to MATLAB*.



```
35 /* extern double func(double a); */
36 /* %%%-SFUNWIZ_wrapper_externs_Changes_END --- EDIT HERE TO _BEGIN */
37
38 /*
39  * Output functions
40  */
41
42 extern "C" {
43 void MPC4725_S_Function_Outputs_wrapper(const int16_T *u0,
44                                         const real_T *xD,
45                                         const uint8_T *Paz, const int_T p_width0)
46 {
47 /* %%%-SFUNWIZ_wrapper_Outputs_Changes_BEGIN --- EDIT HERE TO _END */
48 if (xD[0] == 1) {
49
50 #ifndef MATLAB_MEX_FILE
51 int twbrback = TWBR; //i2c specific and don't understand it
52 TWBR = 12; // 400 khz //i2c specific and it sets the comm freq.
53
54 Wire.beginTransmission(DAC_ADD); //tell the i2c device that data is coming to it
55 Wire.write(64); // first byte in message for MPC4725
56 Wire.write(u0[0] / 16); //Second byte
57 Wire.write((u0[0] % 16) << 4); //third byte
58 Wire.endTransmission(); //Tell device all instruction shave been trasnmitted
```

Gambar C. 2 Pengubahan *file* Wrapper.cpp

LAMPIRAN D

D.1 Datasheet Sensor Arus



ACS712

*Fully Integrated, Hall Effect-Based Linear Current Sensor
with 2.1 kVRMS Voltage Isolation and a Low-Resistance Current Conductor*

Features and Benefits

- Low-noise analog signal path
- Device bandwidth is set via the new FILTER pin
- 5 μ s output rise time in response to step input current
- 80 kHz bandwidth
- Total output error 1.5% at $T_A = 25^\circ\text{C}$
- Small footprint, low-profile SOIC8 package
- 1.2 m Ω internal conductor resistance
- 2.1 kVRMS minimum isolation voltage from pins 1-4 to pins 5-8
- 5.0 V, single supply operation
- 66 to 185 mV/A output sensitivity
- Output voltage proportional to AC or DC currents
- Factory-trimmed for accuracy
- Extremely stable output offset voltage
- Nearly zero magnetic hysteresis
- Ratiometric output from supply voltage



TUV America
Certificate Number:
UBV 06 05 54214 010



Package: 8 Lead SOIC (suffix LC)



Approximate Scale 1:1



Description

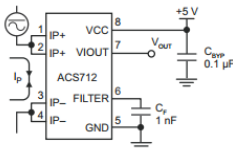
The Allegro® ACS712 provides economical and precise solutions for AC or DC current sensing in industrial, commercial, and communications systems. The device package allows for easy implementation by the customer. Typical applications include motor control, load detection and management, switched-mode power supplies, and overcurrent fault protection.

The device consists of a precise, low-offset, linear Hall sensor circuit with a copper conduction path located near the surface of the die. Applied current flowing through this copper conduction path generates a magnetic field which is sensed by the integrated Hall IC and converted into a proportional voltage. Device accuracy is optimized through the close proximity of the magnetic signal to the Hall transducer. A precise, proportional voltage is provided by the low-offset, chopper-stabilized BiCMOS Hall IC, which is programmed for accuracy after packaging.

The output of the device has a positive slope ($>V_{IOUT(Q)}$) when an increasing current flows through the primary copper conduction path (from pins 1 and 2, to pins 3 and 4), which is the path used for current sensing. The internal resistance of this conductive path is 1.2 m Ω typical, providing low power

Continued on the next page...

Typical Application



Application 1. The ACS712 outputs an analog signal, V_{OUT} , that varies linearly with the uni- or bi-directional AC or DC primary sensed current, I_p , within the range specified. C_F is recommended for noise management, with values that depend on the application.

ACS712

Fully Integrated, Hall Effect-Based Linear Current Sensor with 2.1 kVRMS Voltage Isolation and a Low-Resistance Current Conductor

Description (continued)

loss. The thickness of the copper conductor allows survival of the device at up to 5× overcurrent conditions. The terminals of the conductive path are electrically isolated from the sensor leads (pins 5 through 8). This allows the ACS712 current sensor to be used in applications requiring electrical isolation without the use of opto-isolators or other costly isolation techniques.

The ACS712 is provided in a small, surface mount SOIC8 package. The leadframe is plated with 100% matte tin, which is compatible with standard lead (Pb) free printed circuit board assembly processes. Internally, the device is Pb-free, except for flip-chip high-temperature Pb-based solder balls, currently exempt from RoHS. The device is fully calibrated prior to shipment from the factory.

Selection Guide

| Part Number | Packing* | T _A (°C) | Optimized Range, I _p (A) | Sensitivity, Sens (Typ) (mV/A) |
|-------------------|---------------------------------|------------------------|--|-----------------------------------|
| ACS712ELCTR-05B-T | Tape and reel, 3000 pieces/reel | −40 to 85 | ±5 | 185 |
| ACS712ELCTR-20A-T | Tape and reel, 3000 pieces/reel | −40 to 85 | ±20 | 100 |
| ACS712ELCTR-30A-T | Tape and reel, 3000 pieces/reel | −40 to 85 | ±30 | 66 |

*Contact Allegro for additional packing options.

Absolute Maximum Ratings

| Characteristic | Symbol | Notes | Rating | Units |
|---------------------------------------|---------------------------|--|------------|-------------------|
| Supply Voltage | V _{CC} | | 8 | V |
| Reverse Supply Voltage | V _{RCC} | | −0.1 | V |
| Output Voltage | V _{IOUT} | | 8 | V |
| Reverse Output Voltage | V _{RIOUT} | | −0.1 | V |
| Reinforced Isolation Voltage | V _{ISO} | Pins 1-4 and 5-8; 60 Hz, 1 minute, T _A =25°C | 2100 | V |
| | | Voltage applied to leadframe (I _p + pins), based on IEC 60950 | 184 | V _{peak} |
| Basic Isolation Voltage | V _{ISO(bac)} | Pins 1-4 and 5-8; 60 Hz, 1 minute, T _A =25°C | 1500 | V |
| | | Voltage applied to leadframe (I _p + pins), based on IEC 60950 | 354 | V _{peak} |
| Output Current Source | I _{IOUT(SOURCE)} | | 3 | mA |
| Output Current Sink | I _{IOUT(SINK)} | | 10 | mA |
| Overcurrent Transient Tolerance | I _p | 1 pulse, 100 ms | 100 | A |
| Nominal Operating Ambient Temperature | T _A | Range E | −40 to 85 | °C |
| Maximum Junction Temperature | T _{J(max)} | | 165 | °C |
| Storage Temperature | T _{stg} | | −65 to 170 | °C |

| Parameter | Specification |
|-------------------------|--|
| Fire and Electric Shock | CAN/CSA-C22.2 No. 60950-1-03 UL 60950-1:2003 EN 60950-1:2001 |

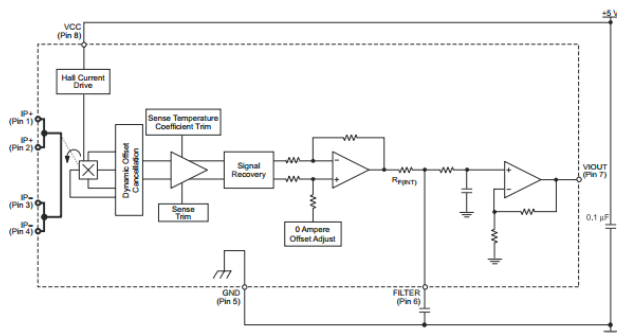


Allegro MicroSystems, Inc.
115 Northeast Cutoff
Worcester, Massachusetts 01615-0036 U.S.A.
1.508.853.5000; www.allegromicro.com

ACS712

Fully Integrated, Hall Effect-Based Linear Current Sensor with
2.1 kVRMS Voltage Isolation and a Low-Resistance Current Conductor

Functional Block Diagram



Pin-out Diagram



Terminal List Table

| Number | Name | Description |
|---------|--------|--|
| 1 and 2 | IP+ | Terminals for current being sensed; fused internally |
| 3 and 4 | IP- | Terminals for current being sensed; fused internally |
| 5 | GND | Signal ground terminal |
| 6 | FILTER | Terminal for external capacitor that sets bandwidth |
| 7 | VIOOUT | Analog output signal |
| 8 | VCC | Device power supply terminal |



Allegro MicroSystems, Inc.
115 Northeast Cutoff
Worcester, Massachusetts 01615-0036 U.S.A.
1.508.853.5000; www.allegromicro.com

ACS712

Fully Integrated, Hall Effect-Based Linear Current Sensor with 2.1 kVRMS Voltage Isolation and a Low-Resistance Current Conductor

COMMON OPERATING CHARACTERISTICS¹ over full range of T_A , $C_F = 1$ nF, and $V_{CC} = 5$ V, unless otherwise specified

| Characteristic | Symbol | Test Conditions | Min. | Typ. | Max. | Units |
|---|---------------|--|------|---------------------|------|-------|
| ELECTRICAL CHARACTERISTICS | | | | | | |
| Supply Voltage | V_{CC} | | 4.5 | 5.0 | 5.5 | V |
| Supply Current | I_{CC} | $V_{CC} = 5.0$ V, output open | – | 10 | 13 | mA |
| Output Capacitance Load | C_{LOAD} | V _{IOUT} to GND | – | – | 10 | nF |
| Output Resistive Load | R_{LOAD} | V _{IOUT} to GND | 4.7 | – | – | kΩ |
| Primary Conductor Resistance | $R_{PRIMARY}$ | $T_A = 25^\circ\text{C}$ | – | 1.2 | – | mΩ |
| Rise Time | t_r | $I_P = I_P(\text{max})$, $T_A = 25^\circ\text{C}$, $C_{OUT} = \text{open}$ | – | 5 | – | μs |
| Frequency Bandwidth | f | –3 dB, $T_A = 25^\circ\text{C}$; I_P is 10 A peak-to-peak | – | 80 | – | kHz |
| Nonlinearity | E_{LIN} | Over full range of I_P | – | 1.5 | – | % |
| Symmetry | E_{SYM} | Over full range of I_P | 98 | 100 | 102 | % |
| Zero Current Output Voltage | $V_{IOUT(0)}$ | Bidirectional; $I_P = 0$ A, $T_A = 25^\circ\text{C}$ | – | $V_{CC} \times 0.5$ | – | V |
| Power-On Time | t_{PO} | Output reaches 90% of steady-state level, $T_J = 25^\circ\text{C}$, 20 A present on leadframe | – | 35 | – | μs |
| Magnetic Coupling ² | | | – | 12 | – | G/A |
| Internal Filter Resistance ³ | $R_{F(INT)}$ | | – | 1.7 | – | kΩ |

¹Device may be operated at higher primary current levels, I_P , and ambient, T_A , and internal leadframe temperatures, T_A , provided that the Maximum Junction Temperature, $T_J(\text{max})$, is not exceeded.

²1 G = 0.1 mT.

³ $R_{F(INT)}$ forms an RC circuit via the FILTER pin.

COMMON THERMAL CHARACTERISTICS¹

| | | Min. | Typ. | Max. | Units |
|--|-----------------|---|------|------|-----------------------|
| Operating Internal Leadframe Temperature | T_A [E range] | –40 | – | 85 | $^\circ\text{C}$ |
| Junction-to-Lead Thermal Resistance ² | $R_{\theta JA}$ | Mounted on the Allegro ASEP 712 evaluation board | | | 5 $^\circ\text{C/W}$ |
| Junction-to-Ambient Thermal Resistance | $R_{\theta JA}$ | Mounted on the Allegro 85-0322 evaluation board, includes the power consumed by the board | | | 23 $^\circ\text{C/W}$ |

¹Additional thermal information is available on the Allegro website.

²The Allegro evaluation board has 1500 mm² of 2 oz. copper on each side, connected to pins 1 and 2, and to pins 3 and 4, with thermal vias connecting the layers. Performance values include the power consumed by the PCB. Further details on the board are available from the Frequently Asked Questions document on our website. Further information about board design and thermal performance also can be found in the Applications Information section of this datasheet.



Allegro MicroSystems, Inc.
115 Northeast Cutoff
Worcester, Massachusetts 01615-0036 U.S.A.
1.508.853.5000; www.allegromicro.com

4

ACS712

Fully Integrated, Hall Effect-Based Linear Current Sensor with 2.1 kV RMS Voltage Isolation and a Low-Resistance Current Conductor

x30B PERFORMANCE CHARACTERISTICS $T_A = -40^{\circ}\text{C}$ to 85°C ¹, $C_F = 1\text{ nF}$, and $V_{CC} = 5\text{ V}$, unless otherwise specified

| Characteristic | Symbol | Test Conditions | Min. | Typ. | Max. | Units |
|---------------------------------|------------------------|--|------|-----------------|------|---------|
| Optimized Accuracy Range | I_P | | -5 | - | 5 | A |
| Sensitivity | Sens | Over full range of I_P , $T_A = 25^{\circ}\text{C}$ | 180 | 185 | 190 | mV/A |
| Noise | $V_{\text{NOISE(PP)}}$ | Peak-to-peak, $T_A = 25^{\circ}\text{C}$, 185 mV/A programmed Sensitivity, $C_F = 47\text{ nF}$, $C_{OUT} = \text{open}$, 2 kHz bandwidth | - | 21 | - | mV |
| Zero Current Output Slope | $\Delta I_{OUT(O)}$ | $T_A = -40^{\circ}\text{C}$ to 25°C $T_A = 25^{\circ}\text{C}$ to 150°C | - | -0.26 -0.08 | - | mV/°C |
| Sensitivity Slope | ΔSens | $T_A = -40^{\circ}\text{C}$ to 25°C $T_A = 25^{\circ}\text{C}$ to 150°C | - | 0.054 -0.008 | - | mV/A/°C |
| Total Output Error ² | E_{TOT} | $I_P = \pm 5\text{ A}$, $T_A = 25^{\circ}\text{C}$ | - | ± 1.5 | - | % |

¹Device may be operated at higher primary current levels, I_P , and ambient temperatures, T_A , provided that the Maximum Junction Temperature, $T_{J(\text{max})}$, is not exceeded.

²Percentage of I_P with $I_P = 5\text{ A}$. Output filtered.

x20A PERFORMANCE CHARACTERISTICS $T_A = -40^{\circ}\text{C}$ to 85°C ¹, $C_F = 1\text{ nF}$, and $V_{CC} = 5\text{ V}$, unless otherwise specified

| Characteristic | Symbol | Test Conditions | Min. | Typ. | Max. | Units |
|---------------------------------|------------------------|--|------|-----------------|------|---------|
| Optimized Accuracy Range | I_P | | -20 | - | 20 | A |
| Sensitivity | Sens | Over full range of I_P , $T_A = 25^{\circ}\text{C}$ | 96 | 100 | 104 | mV/A |
| Noise | $V_{\text{NOISE(PP)}}$ | Peak-to-peak, $T_A = 25^{\circ}\text{C}$, 100 mV/A programmed Sensitivity, $C_F = 47\text{ nF}$, $C_{OUT} = \text{open}$, 2 kHz bandwidth | - | 11 | - | mV |
| Zero Current Output Slope | $\Delta I_{OUT(O)}$ | $T_A = -40^{\circ}\text{C}$ to 25°C $T_A = 25^{\circ}\text{C}$ to 150°C | - | -0.34 -0.07 | - | mV/°C |
| Sensitivity Slope | ΔSens | $T_A = -40^{\circ}\text{C}$ to 25°C $T_A = 25^{\circ}\text{C}$ to 150°C | - | 0.017 -0.004 | - | mV/A/°C |
| Total Output Error ² | E_{TOT} | $I_P = \pm 20\text{ A}$, $T_A = 25^{\circ}\text{C}$ | - | ± 1.5 | - | % |

¹Device may be operated at higher primary current levels, I_P , and ambient temperatures, T_A , provided that the Maximum Junction Temperature, $T_{J(\text{max})}$, is not exceeded.

²Percentage of I_P with $I_P = 20\text{ A}$. Output filtered.

x30A PERFORMANCE CHARACTERISTICS $T_A = -40^{\circ}\text{C}$ to 85°C ¹, $C_F = 1\text{ nF}$, and $V_{CC} = 5\text{ V}$, unless otherwise specified

| Characteristic | Symbol | Test Conditions | Min. | Typ. | Max. | Units |
|---------------------------------|------------------------|---|------|-----------------|------|---------|
| Optimized Accuracy Range | I_P | | -30 | - | 30 | A |
| Sensitivity | Sens | Over full range of I_P , $T_A = 25^{\circ}\text{C}$ | 64 | 66 | 68 | mV/A |
| Noise | $V_{\text{NOISE(PP)}}$ | Peak-to-peak, $T_A = 25^{\circ}\text{C}$, 66 mV/A programmed Sensitivity, $C_F = 47\text{ nF}$, $C_{OUT} = \text{open}$, 2 kHz bandwidth | - | 7 | - | mV |
| Zero Current Output Slope | $\Delta I_{OUT(O)}$ | $T_A = -40^{\circ}\text{C}$ to 25°C $T_A = 25^{\circ}\text{C}$ to 150°C | - | -0.35 -0.08 | - | mV/°C |
| Sensitivity Slope | ΔSens | $T_A = -40^{\circ}\text{C}$ to 25°C $T_A = 25^{\circ}\text{C}$ to 150°C | - | 0.007 -0.002 | - | mV/A/°C |
| Total Output Error ² | E_{TOT} | $I_P = \pm 30\text{ A}$, $T_A = 25^{\circ}\text{C}$ | - | ± 1.5 | - | % |

¹Device may be operated at higher primary current levels, I_P , and ambient temperatures, T_A , provided that the Maximum Junction Temperature, $T_{J(\text{max})}$, is not exceeded.

²Percentage of I_P with $I_P = 30\text{ A}$. Output filtered.

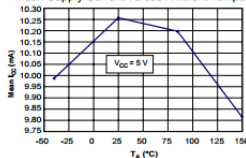


Allegro Microsystems, Inc.
115 Northeast Cutoff
Worcester, Massachusetts 01615-0036 U.S.A.
1.508.853.5000; www.allegromicro.com

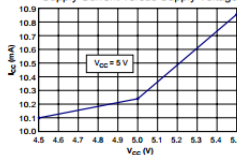
Characteristic Performance

 $I_p = 5\text{ A}$, unless otherwise specified

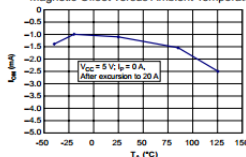
Mean Supply Current versus Ambient Temperature



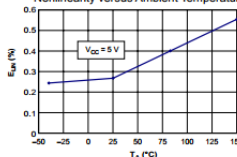
Supply Current versus Supply Voltage



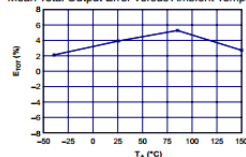
Magnetic Offset versus Ambient Temperature



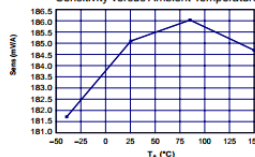
Nonlinearity versus Ambient Temperature



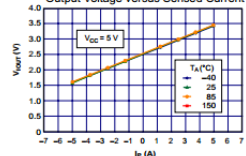
Mean Total Output Error versus Ambient Temperature



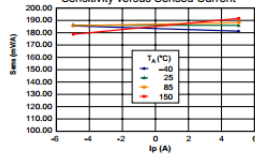
Sensitivity versus Ambient Temperature



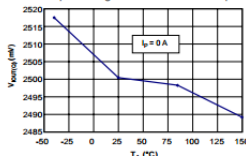
Output Voltage versus Sensed Current



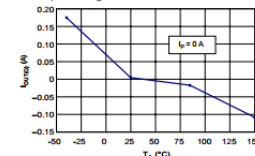
Sensitivity versus Sensed Current



0 A Output Voltage versus Ambient Temperature



0 A Output Voltage Current versus Ambient Temperature



Allegro MicroSystems, Inc.
115 Northeast Cutoff
Worcester, Massachusetts 01615-0036 U.S.A.
1.508.853.5000; www.allegromicro.com

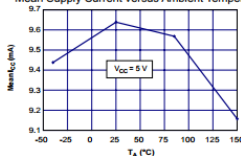
ACS712

Fully Integrated, Hall Effect-Based Linear Current Sensor with 2.1 kVRMS Voltage Isolation and a Low-Resistance Current Conductor

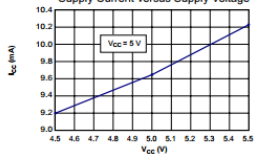
Characteristic Performance

$I_p = 20$ A, unless otherwise specified

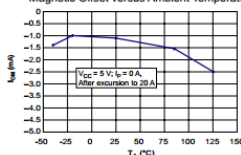
Mean Supply Current versus Ambient Temperature



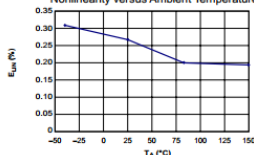
Supply Current versus Supply Voltage



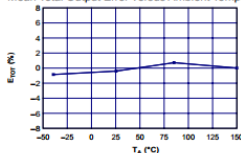
Magnetic Offset versus Ambient Temperature



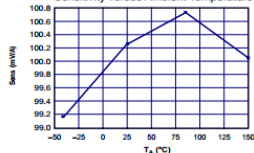
Nonlinearity versus Ambient Temperature



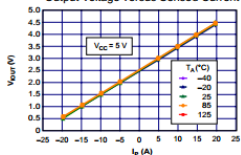
Mean Total Output Error versus Ambient Temperature



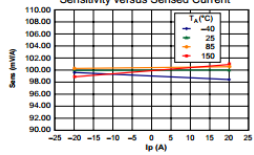
Sensitivity versus Ambient Temperature



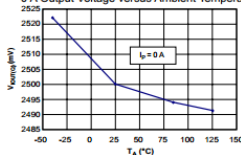
Output Voltage versus Sensed Current



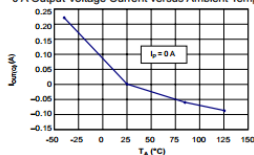
Sensitivity versus Sensed Current



0 A Output Voltage versus Ambient Temperature



0 A Output Voltage Current versus Ambient Temperature

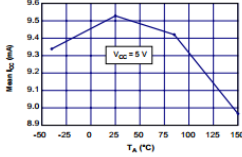


Allegro MicroSystems, Inc.
115 Northeast Cutoff
Worcester, Massachusetts 01615-0036 U.S.A.
1.508.853.5000; www.allegromicro.com

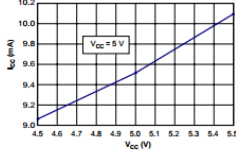
Characteristic Performance

$I_P = 30\text{ A}$, unless otherwise specified

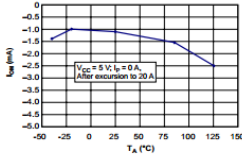
Mean Supply Current versus Ambient Temperature



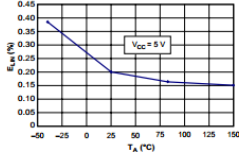
Supply Current versus Supply Voltage



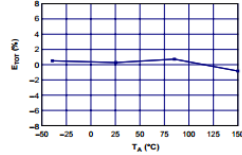
Magnetic Offset versus Ambient Temperature



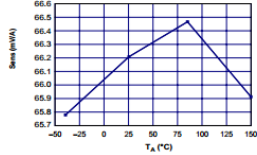
Nonlinearity versus Ambient Temperature



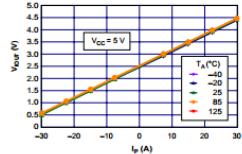
Mean Total Output Error versus Ambient Temperature



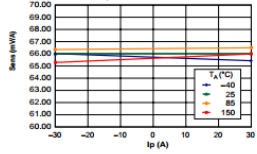
Sensitivity versus Ambient Temperature



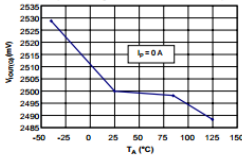
Output Voltage versus Sensed Current



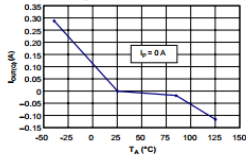
Sensitivity versus Sensed Current



0 A Output Voltage versus Ambient Temperature



0 A Output Voltage Current versus Ambient Temperature



Allegro MicroSystems, Inc.
115 Northeast Cut-off
Worcester, Massachusetts 01615-0036 U.S.A.
1.508.853.3000; www.allegromicro.com

ACS712

Fully Integrated, Hall Effect-Based Linear Current Sensor with 2.1 kVRMS Voltage Isolation and a Low-Resistance Current Conductor

Definitions of Accuracy Characteristics

Sensitivity (Sens). The change in sensor output in response to a 1 A change through the primary conductor. The sensitivity is the product of the magnetic circuit sensitivity (G/A) and the linear IC amplifier gain (mV/G). The linear IC amplifier gain is programmed at the factory to optimize the sensitivity (mV/A) for the full-scale current of the device.

Noise (V_{NOISE}). The product of the linear IC amplifier gain (mV/G) and the noise floor of the Allegro Hall effect linear IC (≈ 1 G). The noise floor is derived from the thermal and shot noise observed in Hall elements. Dividing the noise (mV) by the sensitivity (mV/A) provides the smallest current that the device is able to resolve.

Linearity (E_{LIN}). The degree to which the voltage output from the sensor varies in direct proportion to the primary current through its full-scale amplitude. Nonlinearity in the output can be attributed to the saturation of the flux concentrator approaching the full-scale current. The following equation is used to derive the linearity:

$$100 \left\{ 1 - \left[\frac{\Delta \text{gain} \times \% \text{ sat } (V_{\text{IOUT_full-scale amperes}} - V_{\text{IOUT}(Q)})}{2 (V_{\text{IOUT_half-scale amperes}} - V_{\text{IOUT}(Q)})} \right] \right\}$$

where $V_{\text{IOUT_full-scale amperes}}$ = the output voltage (V) when the sensed current approximates full-scale $\pm I_p$.

Symmetry (E_{SYM}). The degree to which the absolute voltage output from the sensor varies in proportion to either a positive or negative full-scale primary current. The following formula is used to derive symmetry:

$$100 \left(\frac{V_{\text{IOUT_full-scale amperes}} - V_{\text{IOUT}(Q)}}{V_{\text{IOUT}(Q)} - V_{\text{IOUT_full-scale amperes}}} \right)$$

Quiescent output voltage ($V_{\text{IOUT}(Q)}$). The output of the sensor when the primary current is zero. For a unipolar supply voltage, it nominally remains at $V_{\text{CC}}/2$. Thus, $V_{\text{CC}} = 5$ V translates into $V_{\text{IOUT}(Q)} = 2.5$ V. Variation in $V_{\text{IOUT}(Q)}$ can be attributed to the resolution of the Allegro linear IC quiescent voltage trim and thermal drift.

Electrical offset voltage (V_{OE}). The deviation of the device output from its ideal quiescent value of $V_{\text{CC}}/2$ due to nonmagnetic causes. To convert this voltage to amperes, divide by the device sensitivity, Sens.

Accuracy (E_{TOT}). The accuracy represents the maximum deviation of the actual output from its ideal value. This is also known as the total output error. The accuracy is illustrated graphically in the output voltage versus current chart at right.

Accuracy is divided into four areas:

- **0 A at 25°C.** Accuracy of sensing zero current flow at 25°C, without the effects of temperature.
- **0 A over Δ temperature.** Accuracy of sensing zero current flow including temperature effects.
- **Full-scale current at 25°C.** Accuracy of sensing the full-scale current at 25°C, without the effects of temperature.
- **Full-scale current over Δ temperature.** Accuracy of sensing full-scale current flow including temperature effects.

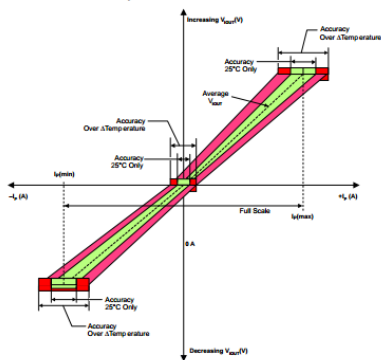
Ratiometry. The ratiometric feature means that its 0 A output, $V_{\text{IOUT}(Q)}$ (nominally equal to $V_{\text{CC}}/2$) and sensitivity, Sens, are proportional to its supply voltage, V_{CC} . The following formula is used to derive the ratiometric change in 0 A output voltage, $\Delta V_{\text{IOUT}(Q)\text{RAT}}$ (%).

$$100 \left(\frac{V_{\text{IOUT}(Q)\text{VCC}} / V_{\text{IOUT}(Q)\text{SV}}}{V_{\text{CC}} / 5 \text{ V}} \right)$$

The ratiometric change in sensitivity, $\Delta \text{Sens}_{\text{RAT}}$ (%), is defined as:

$$100 \left(\frac{\text{Sens}_{\text{VCC}} / \text{Sens}_{5\text{V}}}{V_{\text{CC}} / 5 \text{ V}} \right)$$

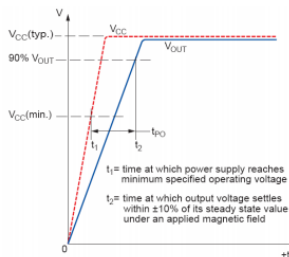
Output Voltage versus Sensed Current
Accuracy at 0 A and at Full-Scale Current



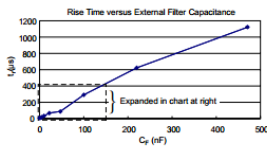
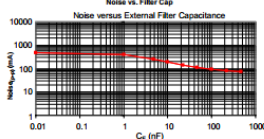
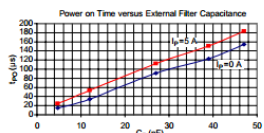
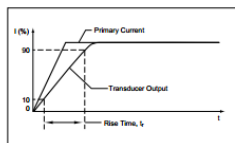
Allegro MicroSystems, Inc.
115 Northeast Cutoff
Worcester, Massachusetts 01615-0036 U.S.A.
1.508.853.5000; www.allegromicro.com

Definitions of Dynamic Response Characteristics

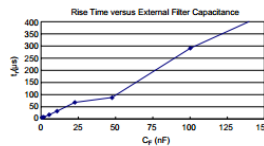
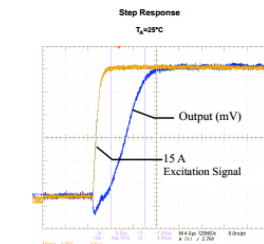
Power-On Time (t_{PO}). When the supply is ramped to its operating voltage, the device requires a finite time to power its internal components before responding to an input magnetic field. Power-On Time, t_{PO} , is defined as the time it takes for the output voltage to settle within $\pm 10\%$ of its steady state value under an applied magnetic field, after the power supply has reached its minimum specified operating voltage, $V_{CC}(\min)$, as shown in the chart at right.



Rise time (t_r). The time interval between a) when the sensor reaches 10% of its full scale value, and b) when it reaches 90% of its full scale value. The rise time to a step response is used to derive the bandwidth of the current sensor, in which $f(-3\text{ dB}) = 0.35/t_r$. Both t_r and t_{RESPONSE} are detrimentally affected by eddy current losses observed in the conductive IC ground plane.



| C_F (nF) | t_r (µs) |
|------------|------------|
| 0 | 6.6 |
| 1 | 7.7 |
| 4.7 | 17.4 |
| 10 | 32.1 |
| 22 | 68.2 |
| 47 | 88.2 |
| 100 | 291.3 |
| 220 | 623.0 |
| 470 | 1120.0 |



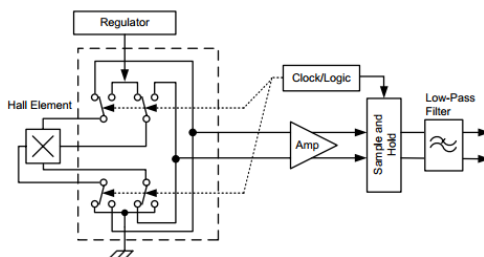
Allegro MicroSystems, Inc.
 115 Northeast Cutoff
 Worcester, Massachusetts 01615-0036 U.S.A.
 1.508.853.5000; www.allegromicro.com

Chopper Stabilization Technique

Chopper Stabilization is an innovative circuit technique that is used to minimize the offset voltage of a Hall element and an associated on-chip amplifier. Allegro patented a Chopper Stabilization technique that nearly eliminates Hall IC output drift induced by temperature or package stress effects. This offset reduction technique is based on a signal modulation-demodulation process. Modulation is used to separate the undesired dc offset signal from the magnetically induced signal in the frequency domain. Then, using a low-pass filter, the modulated dc offset is suppressed while the magnetically induced signal passes through the filter.

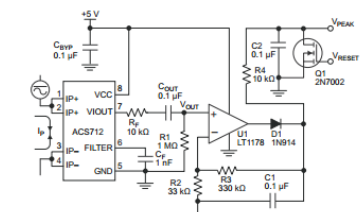
As a result of this chopper stabilization approach, the output voltage from the Hall IC is desensitized to the effects of temperature and mechanical stress. This technique produces devices that have an extremely stable Electrical Offset Voltage, are immune to thermal stress, and have precise recoverability after temperature cycling.

This technique is made possible through the use of a BiCMOS process that allows the use of low-offset and low-noise amplifiers in combination with high-density logic integration and sample and hold circuits.

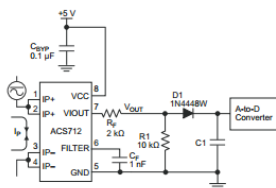


Concept of Chopper Stabilization Technique

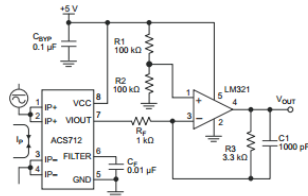
Typical Applications



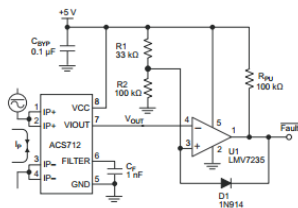
Application 2. Peak Detecting Circuit



Application 4. Rectified Output. 3.3 V scaling and rectification application for A-to-D converters. Replaces current transformer solutions with simpler ACS circuit. C1 is a function of the load resistance and filtering desired. R1 can be omitted if the full range is desired.



Application 3. This configuration increases gain to 610 mV/A (tested using the ACS712ELC-05A).



Application 5. 10 A Overcurrent Fault Latch. Fault threshold set by R1 and R2. This circuit latches an overcurrent fault and holds it until the 5 V rail is powered down.

ACS712

Fully Integrated, Hall Effect-Based Linear Current Sensor with 2.1 kVRMS Voltage Isolation and a Low-Resistance Current Conductor

Improving Sensing System Accuracy Using the FILTER Pin

In low-frequency sensing applications, it is often advantageous to add a simple RC filter to the output of the sensor. Such a low-pass filter improves the signal-to-noise ratio, and therefore the resolution, of the sensor output signal. However, the addition of an RC filter to the output of a sensor IC can result in undesirable sensor output attenuation — even for dc signals.

Signal attenuation, ΔV_{ATT} , is a result of the resistive divider effect between the resistance of the external filter, R_F (see Application 6), and the input impedance and resistance of the customer interface circuit, R_{INTFC} . The transfer function of this resistive divider is given by:

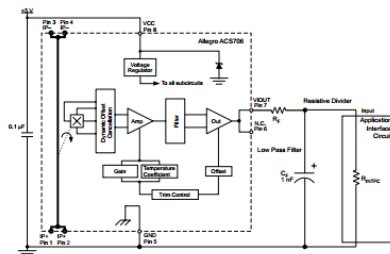
$$\Delta V_{ATT} = V_{OUT} \left(\frac{R_{INTFC}}{R_F + R_{INTFC}} \right)$$

Even if R_F and R_{INTFC} are designed to match, the two individual resistance values will most likely drift by different amounts over

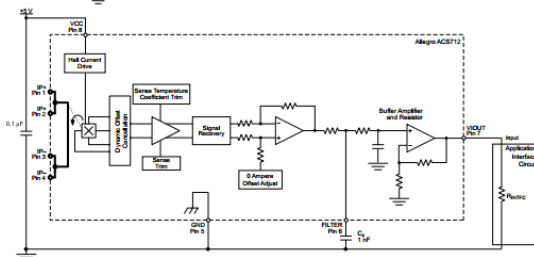
temperature. Therefore, signal attenuation will vary as a function of temperature. Note that, in many cases, the input impedance, R_{INTFC} , of a typical analog-to-digital converter (ADC) can be as low as 10 k Ω .

The ACS712 contains an internal resistor, a FILTER pin connection to the printed circuit board, and an internal buffer amplifier. With this circuit architecture, users can implement a simple RC filter via the addition of a capacitor, C_F (see Application 7) from the FILTER pin to ground. The buffer amplifier inside of the ACS712 (located after the internal resistor and FILTER pin connection) eliminates the attenuation caused by the resistive divider effect described in the equation for ΔV_{ATT} . Therefore, the ACS712 device is ideal for use in high-accuracy applications that cannot afford the signal attenuation associated with the use of an external RC low-pass filter.

Application 6. When a low pass filter is constructed externally to a standard Hall effect device, a resistive divider may exist between the filter resistor, R_F , and the resistance of the customer interface circuit, R_{INTFC} . This resistive divider will cause excessive attenuation, as given by the transfer function for ΔV_{ATT} .



Application 7. Using the FILTER pin provided on the ACS712 eliminates the attenuation effects of the resistor divider between R_F and R_{INTFC} shown in Application 6.



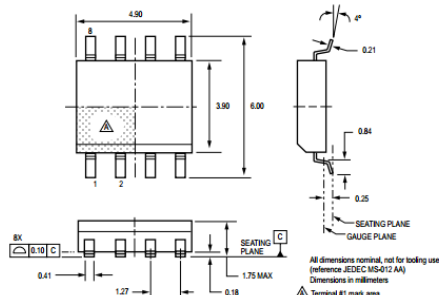
Allegro MicroSystems, Inc.
115 Northeast Cutoff
Worcester, Massachusetts 01615-0036 U.S.A.
1.508.853.5000; www.allegromicro.com

13

ACS712

Fully Integrated, Hall Effect-Based Linear Current Sensor with
2.1 kVRMS Voltage Isolation and a Low-Resistance Current Conductor

Package LC, 8-pin SOIC



Package Branding

Two alternative patterns are used



| | | |
|----------------------------|-----------------|---|
| ACS712T RLCPPP YYWWA | ACS 712 T | Allegro Current Sensor Device family number Indicator of 100% matte tin leadframe plating |
| | R | Operating ambient temperature range code |
| | LC | Package type designator |
| | PPP | Primary sensed current |
| | YY WW A | Date code: Calendar year (last two digits) Date code: Calendar week Date code: Shift code |

| | | |
|------------------------------------|-------------------|---|
| ACS712T RLCPPP L.L.L YYWW | ACS 712 T | Allegro Current Sensor Device family number Indicator of 100% matte tin leadframe plating |
| | R | Operating ambient temperature range code |
| | LC | Package type designator |
| | PPP | Primary sensed current |
| | L.L.L YY WW | Lot code Date code: Calendar year (last two digits) Date code: Calendar week |

Copyright ©2006, 2007, Allegro MicroSystems, Inc.

The products described herein are manufactured under one or more of the following U.S. patents: 5,045,920; 5,264,783; 5,442,283; 5,389,889; 5,581,179; 5,517,112; 5,619,137; 5,621,319; 5,650,719; 5,686,894; 5,694,038; 5,729,130; 5,917,320; and other patents pending.

Allegro MicroSystems, Inc. reserves the right to make, from time to time, such departures from the detail specifications as may be required to permit improvements in the performance, reliability, or manufacturability of its products. Before placing an order, the user is cautioned to verify that the information being relied upon is current.

Allegro's products are not to be used in life support devices or systems, if a failure of an Allegro product can reasonably be expected to cause the failure of that life support device or system, or to affect the safety or effectiveness of that device or system.

The information included herein is believed to be accurate and reliable. However, Allegro MicroSystems, Inc. assumes no responsibility for its use; nor for any infringement of patents or other rights of third parties which may result from its use.

For the latest version of this document, visit our website:

www.allegromicro.com



Allegro MicroSystems, Inc.
115 Northeast Cutoff
Worcester, Massachusetts 01615-0036 U.S.A.
1.508.853.5000; www.allegromicro.com

14



MCP4725

12-Bit Digital-to-Analog Converter with EEPROM Memory in SOT-23-6

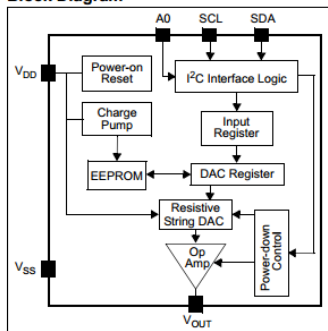
Features

- 12-Bit Resolution
- On-Board Non-Volatile Memory (EEPROM)
- ± 0.2 LSB DNL (typical)
- External A0 Address Pin
- Normal or Power-Down Mode
- Fast Settling Time of 6 μ s (typical)
- External Voltage Reference (V_{DD})
- Rail-to-Rail Output
- Low Power Consumption
- Single-Supply Operation: 2.7V to 5.5V
- μ CTM Interface:
 - Eight Available Addresses
 - Standard (100 kbps), Fast (400 kbps), and High-Speed (3.4 Mbps) Modes
- Small 6-lead SOT-23 Package
- Extended Temperature Range: -40°C to +125°C

Applications

- Set Point or Offset Trimming
- Sensor Calibration
- Closed-Loop Servo Control
- Low Power Portable Instrumentation
- PC Peripherals
- Data Acquisition Systems

Block Diagram



DESCRIPTION

The MCP4725 is a low-power, high accuracy, single channel, 12-bit buffered voltage output Digital-to-Analog Converter (DAC) with non-volatile memory (EEPROM). Its on-board precision output amplifier allows it to achieve rail-to-rail analog output swing.

The DAC input and configuration data can be programmed to the non-volatile memory (EEPROM) by the user using I²C interface command. The non-volatile memory feature enables the DAC device to hold the DAC input code during power-off time, and the DAC output is available immediately after power-up. This feature is very useful when the DAC device is used as a supporting device for other devices in the network.

The device includes a Power-On-Reset (POR) circuit to ensure reliable power-up and an on-board charge pump for the EEPROM programming voltage. The DAC reference is driven from VDD directly. In power-down mode, the output amplifier can be configured to present a low, medium, or high resistance output load.

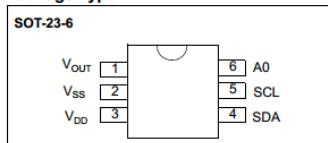
The MCP4725 has an external A0 address pin. This A0 pin can be tied to VDD or VSS of the user's application board.

The MCP4725 has a two-wire I²C™ compatible serial interface for standard (100 kHz), fast (400 kHz), or high speed (3.4 MHz) mode.

The MCP4725 is an ideal DAC device where design simplicity and small footprint is desired, and for applications requiring the DAC device settings to be saved during power-off time.

The device is available in a small 6-pin SOT-23 package.

Package Type



MCP4725

1.0 ELECTRICAL CHARACTERISTICS

Absolute Maximum Ratings†

| | |
|--|--------------------------------|
| V _{DD} | 6.5V |
| All inputs and outputs w.r.t V _{SS} | -0.3V to V _{DD} +0.3V |
| Current at Input Pins | ±2 mA |
| Current at Supply Pins | ±50 mA |
| Current at Output Pins | ±25 mA |
| Storage Temperature | -65°C to +150°C |
| Ambient Temp. with Power Applied | -55°C to +125°C |
| ESD protection on all pins | ≥ 6 kV HBM, ≥ 400V MM |
| Maximum Junction Temperature (T _J) | +150°C |

† Notice: Stresses above those listed under "Maximum ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operation listings of this specification is not implied. Exposure to maximum rating conditions for extended periods may affect device reliability

ELECTRICAL CHARACTERISTICS

Electrical Specifications: Unless otherwise indicated, all parameters apply at V_{DD} = +2.7V to 5.5V, V_{SS} = 0V, R_i = 5 kΩ from V_{OUT} to V_{SS}, C_L = 100 pF, T_A = -40°C to +125°C. Typical values are at +25°C.

| Parameter | Sym | Min | Typ | Max | Units | Conditions |
|------------------------------|----------------------|-------|------|-------|-----------|--|
| Power Requirements | | | | | | |
| Operating Voltage | V _{DD} | 2.7 | | 5.5 | V | |
| Supply Current | I _O | — | 210 | 400 | μA | Digital input grounded, output unloaded, code = 000h |
| Power-Down Current | I _{DDP} | — | 0.06 | 2.0 | μA | V _{DD} = 5.5V |
| Power-On-Reset Threshold | V _{POR} | — | 2 | — | V | |
| DC Accuracy | | | | | | |
| Resolution | n | 12 | — | — | Bits | Code Range = 000h to FFFh |
| INL Error | INL | — | ±2 | ±14.5 | LSB | Note 1 |
| DNL | DNL | -0.75 | ±0.2 | ±0.75 | LSB | Note 1 |
| Offset Error | V _{OS} | — | 0.02 | 0.75 | % of FSR | Code = 000h |
| Offset Error Drift | ΔV _{OS} /°C | — | ±1 | — | ppm/°C | -45°C to +25°C |
| | | — | ±2 | — | ppm/°C | +25°C to +85°C |
| Gain Error | G _E | -2 | -0.1 | 2 | % of FSR | Code FFFh, not including offset error |
| Gain Error Drift | ΔG _E /°C | — | -3 | — | ppm/°C | |
| Output Amplifier | | | | | | |
| Phase Margin | PM | — | 66 | — | Degree(°) | C _L = 400 pF, R _L = ∞ |
| Capacitive Load Stability | C _L | — | — | 1000 | pF | R _L = 5 kΩ, Note 2 |
| Slew Rate | SR | — | 0.55 | — | V/μs | |
| Short Circuit Current | I _{SC} | — | 15 | 24 | mA | V _{DD} = 5V, V _{OUT} = Grounded |
| Output Voltage Settling Time | T _S | — | 6 | — | μs | Note 3 |

Note 1: Test Code Range: 100 to 4000.

2: This parameter is ensured by design and not 100% tested.

3: Within 1/2 LSB of the final value when code changes from 1/4 to 3/4 (400h to C00h) of full-scale.

4: Logic state of external address pin (A0 pin).

ELECTRICAL CHARACTERISTICS (CONTINUED)

Electrical Specifications: Unless otherwise indicated, all parameters apply at $V_{DD} = +2.7V$ to $5.5V$, $V_{SS} = 0V$, $R_L = 5\text{ k}\Omega$ from V_{OUT} to V_{SS} , $C_L = 100\text{ pF}$, $T_A = -40^\circ\text{C}$ to $+125^\circ\text{C}$. Typical values are at $+25^\circ\text{C}$.

| Parameter | Sym | Min | Typ | Max | Units | Conditions |
|---------------------------------------|-------------|-------------|-----|-------------|----------------|---|
| Power Up Time | T_{PU} | — | 2.5 | — | μs | $V_{DD} = 5V$ |
| | | — | 5 | — | μs | $V_{DD} = 3V$ Coming out of Power-down mode, started from falling edge of ACK pulse in I ² C command. |
| DC Output Impedance | R_{OUT} | — | 1 | — | Ω | Normal mode (V_{OUT} to V_{SS}) |
| | | — | 1 | — | k Ω | Power-Down Mode 1 (V_{OUT} to V_{SS}) |
| | | — | 100 | — | k Ω | Power-Down Mode 2 (V_{OUT} to V_{SS}) |
| | | — | 500 | — | k Ω | Power-Down Mode 3 (V_{OUT} to V_{SS}) |
| Dynamic Performance | | | | | | |
| Major Code Transition Glitch | | — | 45 | — | nV-s | 1 LSB change around major carry (800h to 7FFh) (Note 2) |
| Digital Feedthrough | | — | <10 | — | nV-s | Note 2 |
| Digital Interface | | | | | | |
| Output Low Voltage | V_{OL} | — | — | 0.4 | V | $I_{OL} = 3\text{ mA}$ |
| Input High Voltage (SDA and SCL Pins) | V_{IH} | $0.7V_{DD}$ | — | — | V | |
| Input Low Voltage (SDA and SCL Pins) | V_{IL} | — | — | $0.3V_{DD}$ | V | |
| Input High Voltage (A0 Pin) | V_{A0-HI} | $0.8V_{DD}$ | — | — | | Note 4 |
| Input Low Voltage (A0 Pin) | V_{A0-IL} | — | — | $0.2V_{DD}$ | | Note 4 |
| Input Leakage | I_{LI} | — | — | ± 1 | μA | SCL = SDA = A0 = V_{SS} or SCL = SDA = A0 = V_{DD} |
| Pin Capacitance | C_{PIN} | — | — | 3 | pF | Note 2 |
| EEPROM | | | | | | |
| EEPROM Write Time | T_{WRITE} | — | 25 | 50 | ms | EEPROM Write time for 14 bits |
| Data Retention | | — | 200 | — | Years | At +25°C, (Note 2) |
| Endurance | | 1 | — | — | Million Cycles | At +25°C, (Note 2) |

Note 1: Test Code Range: 100 to 4000.

2: This parameter is ensured by design and not 100% tested.

3: Within 1/2 LSB of the final value when code changes from 1/4 to 3/4 (400h to C00h) of full-scale.

4: Logic state of external address pin (A0 pin).

MCP4725

TEMPERATURE CHARACTERISTICS

Electrical Specifications: Unless otherwise indicated, $V_{DD} = +2.7V$ to $+5.5V$, $V_{SS} = GND$.

| Parameters | Sym | Min | Typ | Max | Units | Conditions |
|------------------------------------|---------------|-----|-----|------|-------|------------|
| Temperature Ranges | | | | | | |
| Specified Temperature Range | T_A | -40 | — | +125 | °C | |
| Operating Temperature Range | T_A | -40 | — | +125 | °C | |
| Storage Temperature Range | T_A | -65 | — | +150 | °C | |
| Thermal Package Resistances | | | | | | |
| Thermal Resistance, 6L-SOT-23 | θ_{JA} | — | 190 | — | °C/W | |

MCP4725

3.0 PIN DESCRIPTIONS

The descriptions of the pins are listed in Table 3-1.

TABLE 3-1: PIN FUNCTION TABLE

| Pin No. SOT-23 | Name | Function |
|-------------------|------------------|--|
| 1 | V _{OUT} | Analog Output Voltage |
| 2 | V _{SS} | Ground Reference |
| 3 | V _{DD} | Supply Voltage |
| 4 | SDA | I ² C Serial Data |
| 5 | SCL | I ² C Serial Clock Input |
| 6 | A0 | Device Address Selection pin. This pin can be tied to V _{SS} or V _{DD} , or can be actively driven by the digital logic levels. The logic state of this pin determines what the A0 bit of the I ² C address bits should be. |

3.1 Analog Output Voltage (V_{OUT})

V_{OUT} is an analog output voltage from the DAC device. DAC output amplifier drives this pin with a range of V_{SS} to V_{DD}.

3.2 Supply Voltage (V_{DD}, V_{SS})

V_{DD} is the power supply pin for the device. The voltage at the V_{DD} pin is used as the supply input as well as the DAC reference input. The power supply at the V_{DD} pin should be clean as possible for a good DAC performance.

This pin requires an appropriate bypass capacitor of about 0.1 μ F (ceramic) to ground. An additional 10 μ F capacitor (tantalum) in parallel is also recommended to further attenuate high frequency noise present in application boards. The supply voltage (V_{DD}) must be maintained in the 2.7V to 5.5V range for specified operation.

V_{SS} is the ground pin and the current return path of the device. The user must connect the V_{SS} pin to a ground plane through a low impedance connection. If an analog ground path is available in the application PCB (printed circuit board), it is highly recommended that the V_{SS} pin be tied to the analog ground path or isolated within an analog ground plane of the circuit board.

3.3 Serial Data Pin (SDA)

SDA is the serial data pin of the I²C interface. The SDA pin is used to write or read the DAC register and EEPROM data. The SDA pin is an open-drain N-channel driver. Therefore, it needs a pull-up resistor from the V_{DD} line to the SDA pin. Except for start and stop conditions, the data on the SDA pin must be stable during the high period of the clock. The high or low state of the SDA pin can only change when the clock signal on the SCL pin is low. Refer to Section 7.0 "I²C Serial Interface Communication" for more details of I²C Serial Interface communication.

3.4 Serial Clock Pin (SCL)

SCL is the serial clock pin of the I²C interface. The MCP4725 acts only as a slave and the SCL pin accepts only external serial clocks. The input data from the Master device is shifted into the SDA pin on the rising edges of the SCL clock and output from the MCP4725 occurs at the falling edges of the SCL clock. The SCL pin is an open-drain N-channel driver. Therefore, it needs a pull-up resistor from the V_{DD} line to the SCL pin. Refer to Section 7.0 "I²C Serial Interface Communication" for more details of I²C Serial Interface communication.

3.5 Device Address Selection Pin (A0)

This pin is used to select the A0 address bit by the user. The user can tie this pin to V_{SS} (logic '0'), or V_{DD} (logic '1'), or can be actively driven by the digital logic levels, such as the I²C Master Output. See Section 7.2 "Device Addressing" for more details of the address bits.

MCP4725

5.0 GENERAL DESCRIPTION

The MCP4725 is a single channel buffered voltage output 12-bit DAC with non-volatile memory (EEPROM). The user can store configuration register bits (2 bits) and DAC input data (12 bits) in non-volatile EEPROM (14 bits) memory.

When the device is powered on first, it loads the DAC code from the EEPROM and outputs the analog output accordingly with the programmed settings. The user can reprogram the EEPROM or DAC register any time.

The device uses a resistor string architecture. DAC's output is buffered with a low power precision amplifier. This output amplifier provides low offset voltage and low noise, as well as rail-to-rail output. The amplifier can also provide high source currents (V_{OUT} pin to V_{SS}).

The DAC can be configured to normal or power saving power-down mode by setting the configuration register bits.

The device uses a two-wire I^2C compatible serial interface and operates from a single power supply ranging from 2.7V to 5.5V.

5.1 Output Voltage

The input coding to the MCP4725 device is unsigned binary. The output voltage range is from 0V to V_{DD} . The output voltage is given in Equation 5-1:

EQUATION 5-1:

$$V_{OUT} = \frac{(V_{REF} \times D_n)}{4096}$$

Where:

| | | |
|-----------|---|------------|
| V_{REF} | = | V_{DD} |
| D_n | = | Input code |

5.1.1 OUTPUT AMPLIFIER

The DAC output is buffered with a low-power, precision CMOS amplifier. This amplifier provides low offset voltage and low noise. The output stage enables the device to operate with output voltages close to the power supply rails. Refer to Section 1.0 "Electrical Characteristics" for range and load conditions.

The output amplifier can drive the resistive and high capacitive loads without oscillation. The amplifier can provide maximum load current as high as 25 mA which is enough for most of a programmable voltage reference applications.

5.1.2 DRIVING RESISTIVE AND CAPACITIVE LOADS

The MCP4725 output stage is capable of driving loads up to 1000 pF in parallel with 5 k Ω load resistance. Figure 2-15 shows the V_{OUT} vs. Resistive Load. V_{OUT} drops slowly as the load resistance decreases after about 3.5 k Ω .

5.2 LSB SIZE

One LSB is defined as the ideal voltage difference between two successive codes. (see Equation 4-1). Table 5-1 shows an example of the LSB size over full-scale range (V_{DD}).

TABLE 5-1: LSB SIZES FOR MCP4725 (EXAMPLE)

| Full-Scale Range (V_{DD}) | LSB Size | Condition |
|-------------------------------|----------|-----------|
| 3.0V | 0.73 mV | 3 / 4096 |
| 5.0V | 1.22 mV | 5 / 4096 |

5.3 Voltage Reference

The MCP4725 device uses the V_{DD} as its voltage reference. Any variation or noises on the V_{DD} line can affect directly on the DAC output. The V_{DD} needs to be as clean as possible for accurate DAC performance.

5.4 Reset Conditions

In the Reset conditions, the device uploads the EEPROM data into the DAC register. The device can be reset by two independent events: (a) by POR or (b) by I^2C General Call Reset Command.

The factory default settings for the EEPROM prior to shipment are shown in Table 4-3 (set for a middle scale output). The user can rewrite or read the DAC register or EEPROM anytime after the Power-On-Reset event.

5.4.1 POWER-ON-RESET

The device's internal Power-On-Reset (POR) circuit ensures that the device powers up in a defined state.

If the power supply voltage is less than the POR threshold ($V_{POR} = 2V$, typical), all circuits are disabled and there will be no DAC output. When the V_{DD} increases above the V_{POR} , the device takes a reset state. During the reset period, the device uploads all configuration and DAC input codes from EEPROM. The DAC output will be the same as for the value last stored in the EEPROM. This enables the device returns to the same state that it was at the last write to the EEPROM before it was powered off.

5.5 Normal and Power-Down Modes

The device has two modes of operation: Normal mode and power-down mode. The mode is selected by programming the power-down bits (PD1 and PD0) in the Configuration register. The user can also program the two power-down bits in non-volatile EEPROM memory.

When the normal mode is selected, the device operates a normal digital-to-analog conversion. If the power-down mode is selected, the device enters a power saving condition by shutting down most of the internal circuits. During the power-down mode, all internal circuits except the I^2C interface are disabled and there is no data conversion event, and no V_{OUT} is available. The device also switches the output stage from the output of the amplifier to a known resistive load. The value of the resistive load is determined by the state of the power-down bits (PD1 and PD0). Table 5-2 shows the outcome of the power-down bit and the resistive load.

During the power-down mode, the device draws about 60 nA (typical). Although most of internal circuits are shutdown, the serial interface remains active in order to receive the I^2C command.

The device exits the power-down mode immediately when (a) it receives a new write command for normal mode or (b) it receives an I^2C General Call Wake-Up Command.

When the DAC operation mode is changed from power-down to normal mode, the output settling time takes less than 10 μ s, but greater than the standard Active mode settling time (6 μ s, typical).

TABLE 5-2: POWER-DOWN BITS

| PD1 | PD0 | Function |
|-----|-----|--|
| 0 | 0 | Normal Mode |
| 0 | 1 | 1 k Ω resistor to ground ⁽¹⁾ |
| 1 | 0 | 100 k Ω resistor to ground ⁽¹⁾ |
| 1 | 1 | 500 k Ω resistor to ground ⁽¹⁾ |

Note 1: In the power-down mode: V_{OUT} is off and most of internal circuits are disabled.

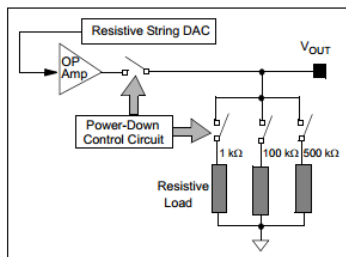


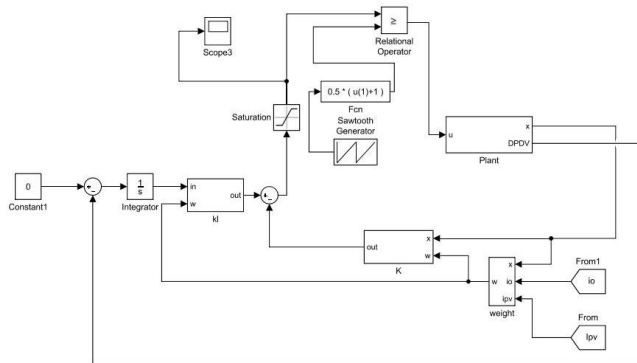
FIGURE 5-1: Output Stage for Power-Down Mode.

--halaman ini sengaja dikosongkan--

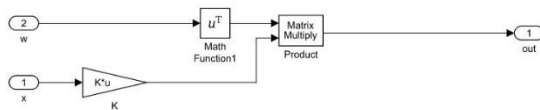
LAMPIRAN E

E.1 Program Simulasi Kontinyu

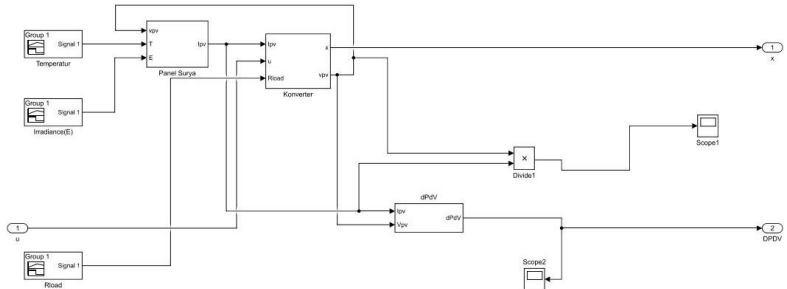
1. Gambar Simulasi Keseluruhan



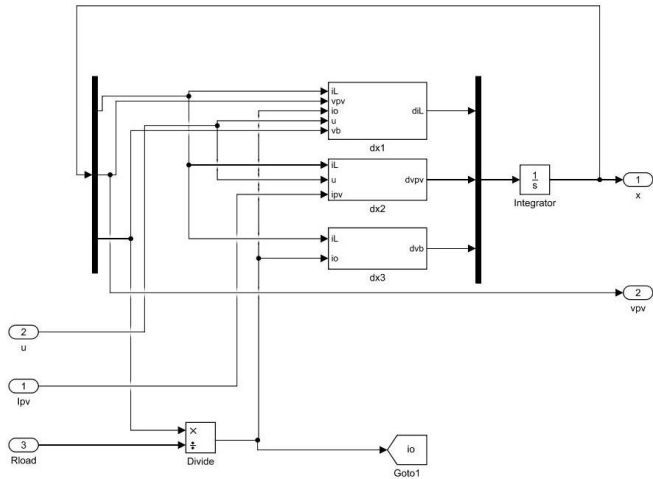
2. Blok K



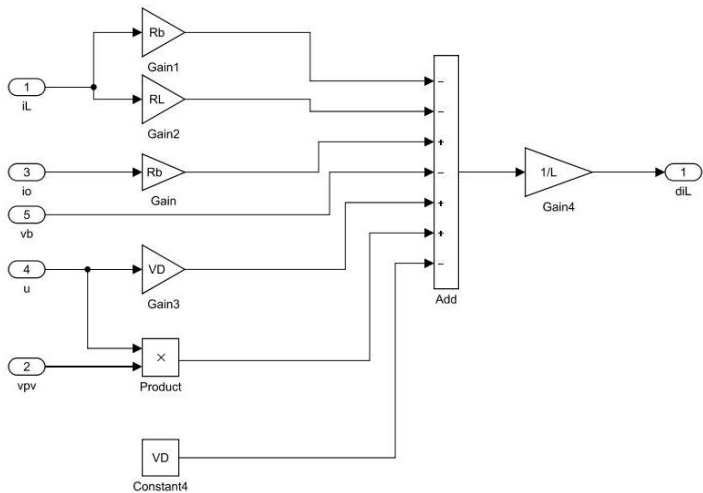
3. Blok *Plant*



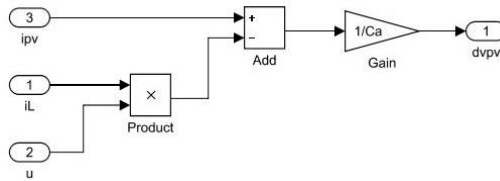
4. Blok Konverter



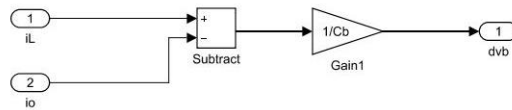
5. Blok dx1



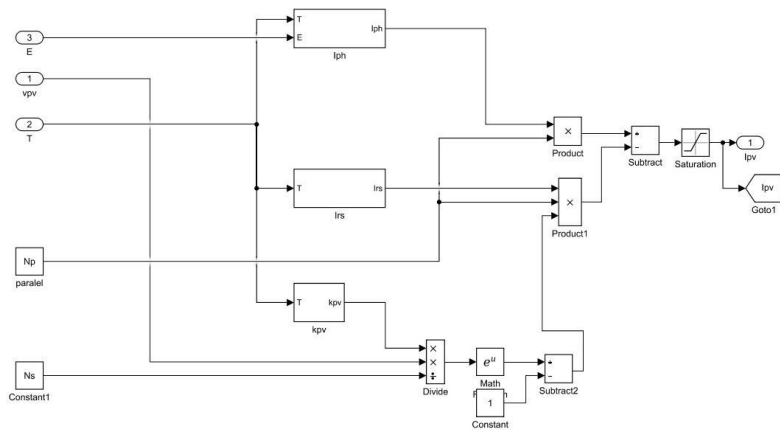
6. Blok dx2



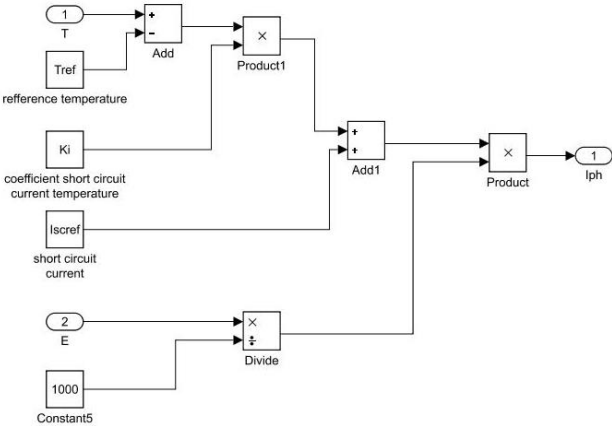
7. Blok dx3



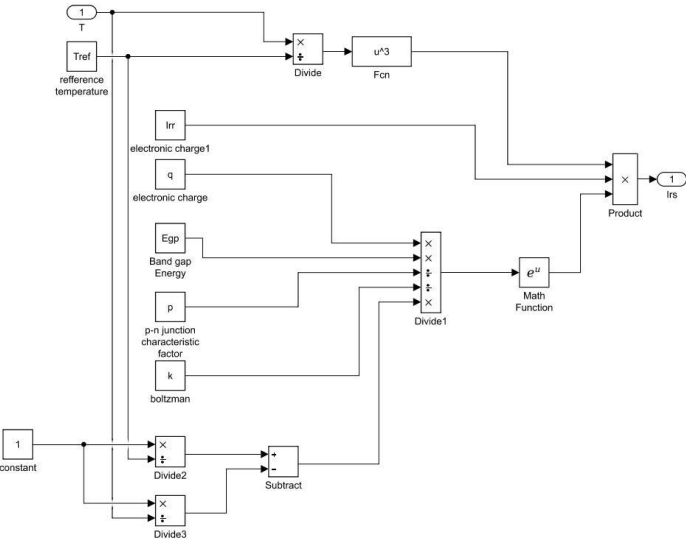
8. Blok Panel Surya



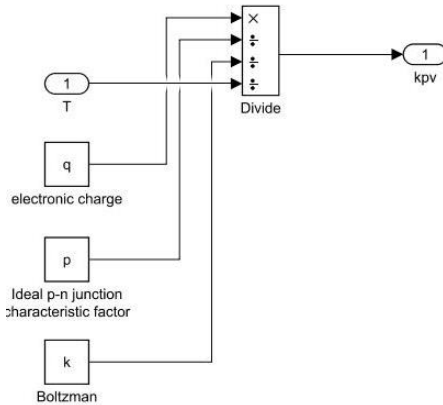
9. Blok Iph



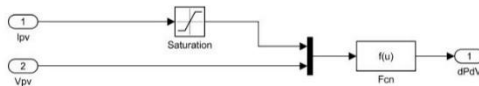
10. Blok Irs



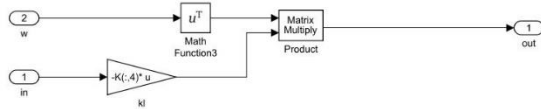
11. Blok kpv



12. Blok dPdV



13. Blok kl



14. Matlab Function penghitungan *weight*

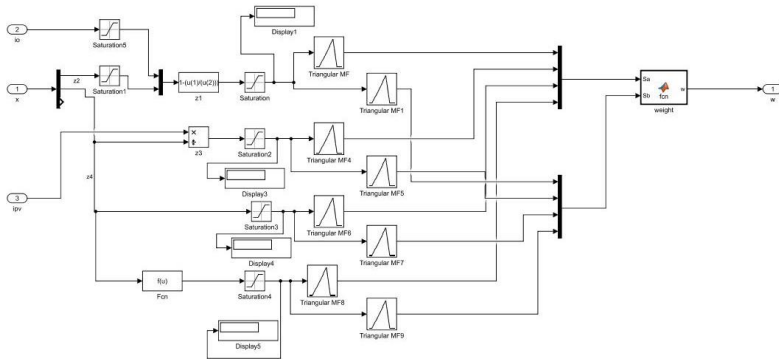
```

function w = fcn(Sa,Sb)
%%codegen
w=zeros(16,1);
w(1)=Sa(1)*Sa(2)*Sa(3)*Sa(4);
w(2)=Sa(1)*Sa(2)*Sb(3)*Sa(4);
w(3)=Sa(1)*Sb(2)*Sa(3)*Sa(4);
w(4)=Sa(1)*Sb(2)*Sb(3)*Sa(4);
w(5)=Sb(1)*Sa(2)*Sa(3)*Sa(4);
w(6)=Sb(1)*Sa(2)*Sb(3)*Sa(4);
w(7)=Sb(1)*Sb(2)*Sa(3)*Sa(4);
w(8)=Sb(1)*Sb(2)*Sb(3)*Sa(4);
w(9)=Sa(1)*Sa(2)*Sa(3)*Sb(4);
w(10)=Sa(1)*Sa(2)*Sb(3)*Sb(4);
w(11)=Sa(1)*Sb(2)*Sa(3)*Sb(4);
w(12)=Sa(1)*Sb(2)*Sb(3)*Sb(4);
w(13)=Sb(1)*Sa(2)*Sa(3)*Sb(4);
w(14)=Sb(1)*Sa(2)*Sb(3)*Sb(4);
w(15)=Sb(1)*Sb(2)*Sa(3)*Sb(4);
w(16)=Sb(1)*Sb(2)*Sb(3)*Sb(4);

wttotal=sum(w);

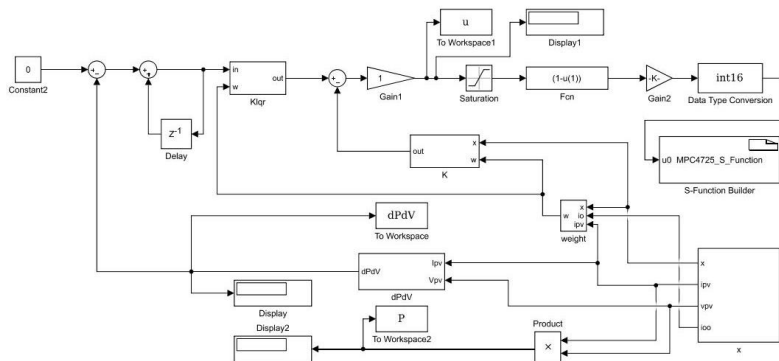
w = w/wttotal;
  
```

15. Blok *weight*

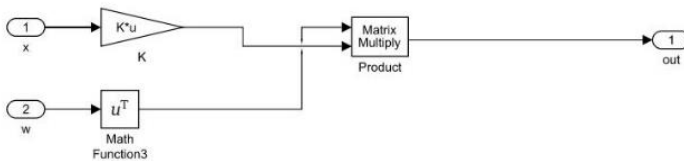


E.2 Program Implementasi

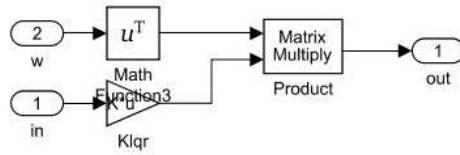
1. Program Keseluruhan



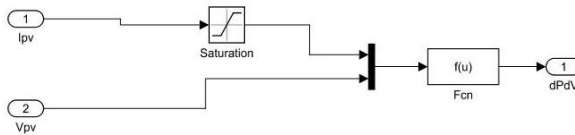
2. Blok K



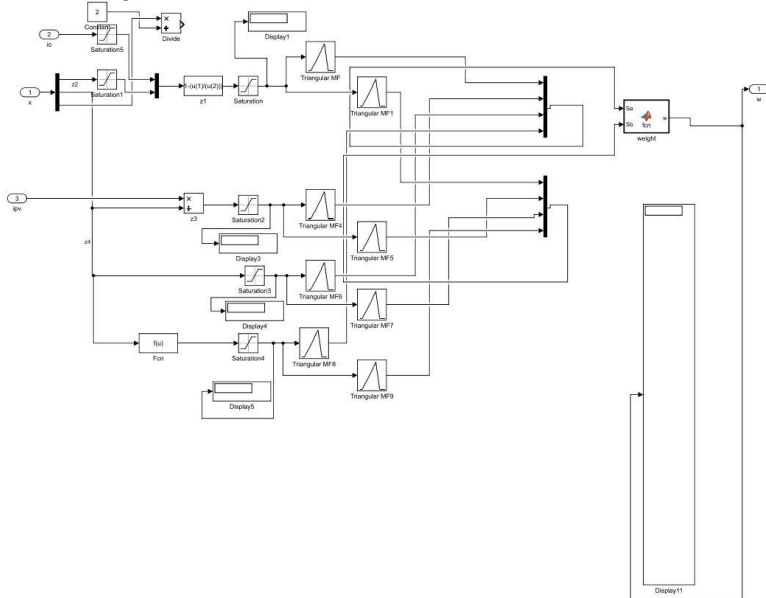
3. Blok g



4. Blok dPdV



5. Blok *weight*



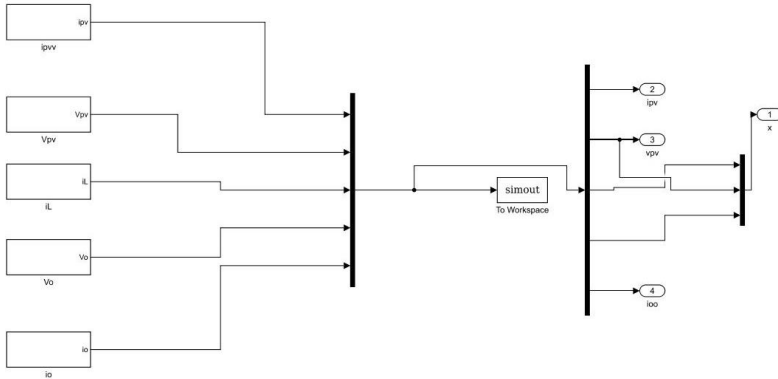
6. script MATLAB Function

```
function w = fcn(Sa,Sb)
%#codegen
w=zeros(16,1);
w(1)=Sa(1)*Sa(2)*Sa(3)*Sa(4);
w(2)=Sa(1)*Sa(2)*Sb(3)*Sa(4);
w(3)=Sa(1)*Sb(2)*Sa(3)*Sa(4);
w(4)=Sa(1)*Sb(2)*Sb(3)*Sa(4);
w(5)=Sb(1)*Sa(2)*Sa(3)*Sa(4);
w(6)=Sb(1)*Sa(2)*Sb(3)*Sa(4);
w(7)=Sb(1)*Sb(2)*Sa(3)*Sa(4);
w(8)=Sb(1)*Sb(2)*Sb(3)*Sa(4);
w(9)=Sa(1)*Sa(2)*Sa(3)*Sb(4);
w(10)=Sa(1)*Sa(2)*Sb(3)*Sb(4);
w(11)=Sa(1)*Sb(2)*Sa(3)*Sb(4);
w(12)=Sa(1)*Sb(2)*Sb(3)*Sb(4);
w(13)=Sb(1)*Sa(2)*Sa(3)*Sb(4);
w(14)=Sb(1)*Sa(2)*Sb(3)*Sb(4);
w(15)=Sb(1)*Sb(2)*Sa(3)*Sb(4);
w(16)=Sb(1)*Sb(2)*Sb(3)*Sb(4);

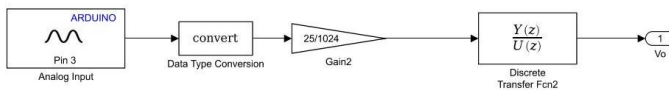
wttotal=sum(w);

w = w/wttotal;
```

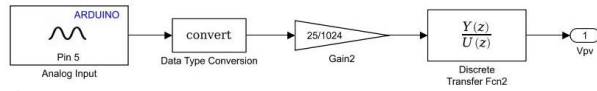
7. Blok x



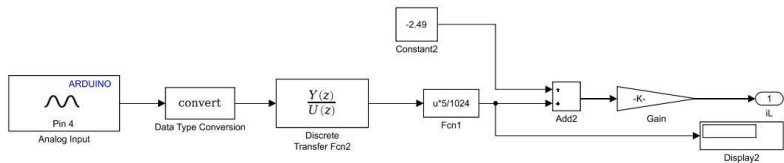
8. Blok Vo



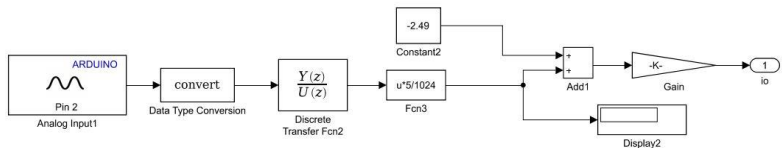
9. Blok Vpv



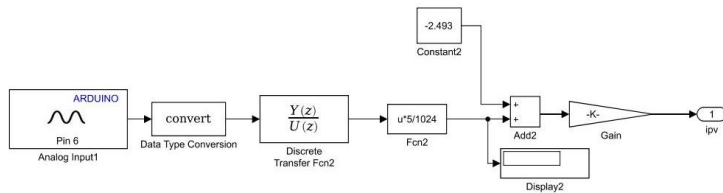
10. Blok iL



11. Blok io



12. Blok ipv



--halaman ini sengaja dikosongkan--

RIWAYAT PENULIS



Alex Sanjaya Prasetya lahir pada tanggal 21 Mei 1995. Menjalankan masa kecil di Negara, Bali dengan menempuh pendidikan Sekolah Dasar di SDK Marsudirini dan Sekolah Menengah Pertama di SMPN 1 Negara. Penulis melanjutkan studi di SMAK St. Louis 1 Surabaya dan menjalani kuliah di Departemen Teknik Elektro Institut Teknologi Sepuluh Nopember Surabaya. Masa kuliah dijalani dengan mengikuti kegiatan Devisi Workshop serta menjadi asisten Lab. Sistem dan Sibernetika. Pada bulan Juni 2017 penulis mengikuti seminar dan ujian Tugas Akhir sebagai salah satu syarat untuk memperoleh gelar Sarjana Teknik Elektro dari Institut Teknologi Sepuluh Nopember Surabaya.

E-mail : alexsanjayaprasetya@gmail.com

HP : 085935198999

--halaman ini sengaja dikosongkan--